

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-122642

(43)公開日 平成7年(1995)5月12日

(51)IntCl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/768			
	21/28	V 7376-4M		
	21/285	C 7376-4M		
			H 0 1 L 21/ 90	C
			21/ 88	M
審査請求 未請求 請求項の数32 F D (全 24 頁) 最終頁に続く				

(21)出願番号 特願平5-289807

(22)出願日 平成5年(1993)10月27日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 角 博文

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74)代理人 弁理士 山本 孝久

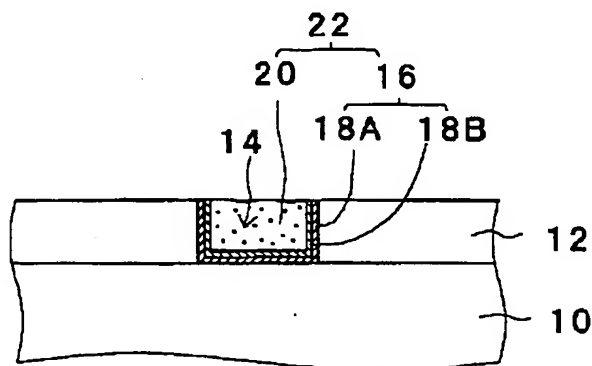
(54)【発明の名称】 半導体装置の配線構造、配線形成方法、銀薄膜形成方法、CVD装置並びにケミカルメカニカルポリッシュ法

(57)【要約】

【目的】配線を形成するためのパターニング工程を行う必要がなく、しかも、Al系合金やCuを配線材料として用いた場合の問題点を解決できる、新規の半導体装置の配線構造及び配線形成方法を提供する。

【構成】半導体装置の配線構造は、(イ)基体10上の絶縁層12に形成された溝部14又は開口部と、(ロ)溝部14又は開口部内に形成された、下から密着層16層及びAg層20から成る多層22の金属配線層、から構成されている。半導体装置の配線形成方法は、(イ)基体10上に絶縁層12を形成した後、絶縁層12に溝部14又は開口部を形成し、(ロ)溝部14又は開口部内を含む絶縁層上に、下から密着層16及びAg層20から成る多層の金属配線層22を形成し、(ハ)絶縁層12上の金属配線層22を除去し、溝部14又は開口部内に金属配線層22を残す工程から成る。

(実施例1の配線構造)



【特許請求の範囲】

【請求項1】 (イ) 基体上の絶縁層に形成された溝部又は開口部と、

(ロ) 該溝部又は開口部内に形成された、下から密着層及びAg層から成る多層の金属配線層、から構成されていることを特徴とする半導体装置の配線構造。

【請求項2】 前記密着層は、Ti層、TiN層、下からTi層/TiN層の2層構造、若しくは下からAg層/Ti層の2層構造から成ることを特徴とする請求項1に記載の半導体装置の配線構造。

【請求項3】 前記溝部又は開口部の側壁に、SiNから成るサイドウォールが形成されていることを特徴とする請求項1又は請求項2に記載の半導体装置の配線構造。

【請求項4】 (イ) 基体上に絶縁層を形成した後、該絶縁層に溝部又は開口部を形成する工程と、

(ロ) 該溝部又は開口部内を含む絶縁層上に、下から密着層及びAg層から成る多層の金属配線層を形成する工程と、

(ハ) 絶縁層上の金属配線層を除去し、溝部又は開口部内に金属配線層を残す工程、から成ることを特徴とする半導体装置の配線形成方法。

【請求項5】 前記Ag層の形成は、 Ag_2CO_3 、 $AgNO_3$ 、 $AgBr$ 若しくは AgI を原料として用いた化学気相析出法によることを特徴とする請求項4に記載の半導体装置の配線形成方法。

【請求項6】 前記(ハ)の工程における絶縁層上の金属配線層の除去は、金属配線層のケミカルメカニカルポリッシュ工程から成ることを特徴とする請求項4又は請求項5に記載の半導体装置の配線形成方法。

【請求項7】 I_2 とKIの混合水溶液を用いてAg層のケミカルメカニカルポリッシュを行うことを特徴とする請求項6に記載の半導体装置の配線形成方法。

【請求項8】 前記(ハ)の工程における絶縁層上の金属配線層の除去は、金属配線層のエッチバック工程から成ることを特徴とする請求項4又は請求項5に記載の半導体装置の配線形成方法。

【請求項9】 前記密着層は、Ti層、TiN層、下からTi層/TiN層の2層構造、若しくは下からAg層/Ti層の2層構造から成ることを特徴とする請求項4乃至請求項8のいずれか1項に記載の半導体装置の配線形成方法。

【請求項10】 前記(イ)の工程の後に、溝部又は開口部の側壁にSiNから成るサイドウォールを形成する工程を更に含むことを特徴とする請求項4乃至請求項9のいずれか1項に記載の半導体装置の配線形成方法。

【請求項11】 (イ) 基体上の絶縁層に形成された溝部又は開口部と、

(ロ) 該溝部又は開口部内に形成された、下から密着層、Cu層及びAg層から成る多層の金属配線層、

から構成されていることを特徴とする半導体装置の配線構造。

【請求項12】 前記密着層は、Ti層、TiN層、下からTi層/TiN層の2層構造、若しくは下からAg層/Ti層の2層構造から成ることを特徴とする請求項11に記載の半導体装置の配線構造。

【請求項13】 前記溝部又は開口部の側壁には、SiNから成るサイドウォールが形成されていることを特徴とする請求項11又は請求項12に記載の半導体装置の配線構造。

【請求項14】 前記溝部又は開口部の側壁には、Agから成るサイドウォールが形成されていることを特徴とする請求項11又は請求項12に記載の半導体装置の配線構造。

【請求項15】 (イ) 基体上に絶縁層を形成した後、該絶縁層に溝部又は開口部を形成する工程と、

(ロ) 該溝部又は開口部内を含む絶縁層上に、下から密着層、Cu層及びAg層から成る多層の金属配線層を形成する工程と、

(ハ) 絶縁層上の金属配線層を除去し、溝部又は開口部内に金属配線層を残す工程、から成ることを特徴とする半導体装置の配線形成方法。

【請求項16】 前記(ハ)の工程における絶縁層上の金属配線層の除去は、金属配線層のケミカルメカニカルポリッシュ工程から成ることを特徴とする請求項15に記載の半導体装置の配線形成方法。

【請求項17】 I_2 とKIの混合水溶液を用いてAg層のケミカルメカニカルポリッシュを行うことを特徴とする請求項16に記載の半導体装置の配線形成方法。

【請求項18】 前記(ハ)の工程における絶縁層上の金属配線層の除去は、金属配線層のエッチバック工程から成ることを特徴とする請求項15に記載の半導体装置の配線形成方法。

【請求項19】 (イ) 基体上に絶縁層を形成した後、該絶縁層に溝部又は開口部を形成する工程と、

(ロ) 該溝部又は開口部内を含む絶縁層上に、下から密着層及びCu層から成る多層の第1の金属配線層を形成する工程と、

(ハ) 絶縁層上の第1の金属配線層を除去し、溝部又は開口部内に第1の金属配線層を残す工程と、

(ニ) 絶縁層上及び第1の金属配線層上に、Ag層から成る第2の金属配線層を形成する工程と、

(ホ) 絶縁層上の第2の金属配線層を除去し、溝部又は開口部内に第2の金属配線層を残す工程、から成ることを特徴とする半導体装置の配線形成方法。

【請求項20】 前記(ハ)の工程における絶縁層上の第1の金属配線層の除去、又は、前記(ホ)の工程における絶縁層上の第2の金属配線層の除去は、ケミカルメカニカルポリッシュ工程から成ることを特徴とする請求項19に記載の半導体装置の配線形成方法。

【請求項21】 I_2 とKIの混合水溶液を用いてAg層のケミカルメカニカルポリッシュを行うことを特徴とする請求項20に記載の半導体装置の配線形成方法。

【請求項22】前記(ハ)の工程における絶縁層上の第1の金属配線層の除去、又は、前記(ホ)の工程における絶縁層上の第2の金属配線層の除去は、エッチバック工程から成ることを特徴とする請求項19に記載の半導体装置の配線形成方法。

【請求項23】前記密着層は、Ti層、TiN層、下からTi層/TiN層の2層構造、若しくは下からAg層/Ti層の2層構造から成ることを特徴とする請求項15乃至請求項22のいずれか1項に記載の半導体装置の配線形成方法。

【請求項24】前記(イ)の工程の後に、溝部又は開口部の側壁にSiNから成るサイドウォールを形成する工程を更に含むことを特徴とする請求項15乃至請求項23のいずれか1項に記載の半導体装置の配線形成方法。

【請求項25】前記(イ)の工程の後に、溝部又は開口部の側壁にAgから成るサイドウォールを形成する工程を更に含むことを特徴とする請求項15乃至請求項23のいずれか1項に記載の半導体装置の配線形成方法。

【請求項26】 Ag_2CO_3 を原料として用いた化学気相析出法による銀薄膜の形成方法。

【請求項27】 $AgNO_3$ を原料として用いた化学気相析出法による銀薄膜の形成方法。

【請求項28】 $AgBr$ を原料として用いた化学気相析出法による銀薄膜の形成方法。

【請求項29】 AgI を原料として用いた化学気相析出法による銀薄膜の形成方法。

【請求項30】原料源と、CVDチャンバと、原料源とCVDチャンバとを結ぶ配管とを備えたCVD装置であって、配管を原料の沸点以上に加熱する第1のヒーターと、原料をCVDチャンバに導入するためのCVDチャンバ導入部を原料の沸点以上に加熱する第2のヒーターとを備えていることを特徴とするCVD装置。

【請求項31】第2のヒーターはランプ加熱装置であることを特徴とする請求項30に記載のCVD装置。

【請求項32】 I_2 及びKIの混合水溶液を用いて銀薄膜を化学的及び機械的に研磨することを特徴とするケミカルメカニカルポリッシュ法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、Ag(銀)を配線材料として用いた半導体装置の配線構造及び配線形成方法、銀薄膜形成方法、並びにかかる配線構造の形成に適したCVD装置及びケミカルメカニカルポリッシュ法に関する。

【0002】

【従来の技術】半導体装置の高集積化に伴い、半導体装置の製造プロセスの寸法ルールが微細化し、これに伴

い、半導体装置における配線幅も微細化してきている。現在、配線材料として、純アルミニウムあるいはアルミニウム合金(以下、これらを総称してAl系合金とも呼ぶ)が主に用いられている。そして、例えば、絶縁層から成る下地上に所謂高温アルミニウムスパッタ法にてAl系合金から成る金属配線層を形成した後、かかる金属配線層をフォトリソグラフィ技術及びエッチング技術によって所望のパターン形状にする。これによって、Al系合金から成る配線が形成される。その後、配線の上に絶縁膜を形成し、かかる絶縁膜の平坦化処理を行う。

【0003】金属配線層上にフォトリソグラフィ技術によってレジストパターンを形成するためには、露光時、金属配線層による光の乱反射を抑える必要がある。露光時に光の乱反射が抑えられない場合、光の乱反射の影響でハレーションが生じ、形成されたレジストパターンにはレジストの段切れ等の欠陥が生じる。従って、通常、例えばTiONから成る反射防止膜を金属配線層上に形成した後、レジストパターニングを行っている。

【0004】以下、高温アルミニウムスパッタ法及び研磨による平坦化処理法に基づいた従来の半導体素子の製造プロセス例を、図20、図21及び図22を参照して説明する。

【0005】【工程-10】半導体基板から成る基体100に素子分離領域102及びゲート領域104を形成する。その後、LDDイオン注入を行い、ゲートサイドウォール106を形成し、イオン注入を行ってソース・ドレイン領域108を形成する(図20の(A)参照)。

【0006】【工程-20】その後、全面に層間絶縁層112を形成し、次いで、層間絶縁層112に開口部114を形成する(図20の(B)参照)。

【0007】【工程-30】次に、スパッタ法にて開口部114を含む層間絶縁層112の全面にTi/TiN/Tiから成る密着層116を形成した後、高温アルミニウムスパッタ法にてAl系合金(例えば、Al-1wt%Si)から成る金属配線層118を全面に堆積させる。その後、全面にTiONから成る反射防止膜120を形成する。そして、反射防止膜120、金属配線層118及び密着層116をフォトリソグラフィ技術及びドライエッチング技術によってパターニングすることにより、配線を形成する(図20の(C)参照)。

【0008】【工程-40】次いで、研磨による平坦化処理を施す。即ち、配線を含む層間絶縁層112の全面にプラズマCVD法にて SiO_2 から成る第1の絶縁膜122を形成し、その上にプラズマCVD法にてSiNから成るストッパー層124を形成し、更にその上に厚い SiO_2 から成る第2の絶縁膜126をCVD法にて形成する(図21の(A)参照)。

【0009】【工程-50】その後、上方から第2の絶縁膜126を研磨する。そしてストッパー層124が研

磨面として現れるまで研磨を行う(図21の(B)参照)。こうして、配線の上に平坦化された第1の絶縁膜122を形成する。

【0010】あるいは又、SiNから成るストッパー層124を用いる[工程-40]及び[工程-50]の代わりに、以下の工程にて平坦化处理された絶縁膜を形成することもできる。

【0011】[工程-40'] プラズマCVD法にてSiO₂から成る絶縁膜130を形成する。

【0012】[工程-50'] その後、絶縁膜130上にレジスト132を形成し、絶縁膜130の凸部が露出するようにレジスト132をパターニングする(図22の(A)参照)。

【0013】[工程-60'] 次に、絶縁膜130の凸部をエッチングした後、レジスト132を除去する(図22の(B)参照)。

【0014】[工程-70'] その後、エッチングされずに残った絶縁膜130の一部分130Aを研磨して、絶縁膜130の平坦化を行う。

【0015】

【発明が解決しようとする課題】配線が微細化すると、目的とする配線幅を制御性良く形成することは困難になる。下地である層間絶縁層112の凹凸の影響を受けて金属配線層118の表面には凹凸が生じる。また、Al系合金から成る金属配線層118を高温アルミニウムスパッタ法等にて形成したとき、金属配線層118の表面は荒れ易い(即ち、凹凸が形成され易い)。これらに起因して、金属配線層118の凹部内における反射防止膜120のカバレッジが低下する(例えば、図20の(C)参照)。その結果、その部分での光の反射率が低下するために光の乱反射が生じ、結果としてハレーション等の影響で金属配線層118に対して目的のパターニング形状を形成できなくなる。

【0016】また、レジストパターニング後の配線構造は、上からTiONから成る反射防止膜120/金属配線層118である。レジストパターニング後、ドライエッチングによって金属配線層118のパターニングを行う。この場合、通常、エッチングガスとしてBCl₃系ガスを用いる。ところが、BCl₃系ガスでのエッチングはケミカル反応のみであり、BCl₃系ガスによってTiONから成る反射防止膜120をエッチングすることは不可能である。それ故、物理的なスパッタ作用で反射防止膜120をエッチングする必要がある。

【0017】そのため、Al系合金から成る金属配線層118をエッチングする際に、スパッタ作用を有するエッチング条件からケミカルエッチング条件へと変更する必要がある。ところが、反射防止膜120/金属配線層118の膜厚が不均一な場合、このようなエッチング条件の変更により、これらのエッチングが不均一となる。

【0018】更に、SiNから成るストッパー層124

を用いる[工程-40]及び[工程-50]で説明した方法は以下の問題点を有する。即ち、SiO₂から成る第2の絶縁膜126を研磨する際にストッパー層124を用いているが、SiO₂とSiNの研磨に対する選択比は3~6程度しか得られない。そのため、SiNから成るストッパー層124が研磨の終点判定を行うべくストッパーとして機能せず、第1の絶縁膜122を研磨し過ぎる場合がある。即ち、制御性良く第2の絶縁膜126を研磨することができない。その結果、第1の絶縁膜122の完全な平坦化が達成できないという問題を有する。

【0019】しかも、CVD法等によってSiO₂若しくはSOGから成る第1の絶縁膜122で配線間を埋め込む際、配線の間隔が細いと、第1の絶縁膜122の埋め込みが不十分となり、配線間の第1の絶縁膜122に「す(ボイド)」122Aが発生するという問題も有している(図23参照)。

【0020】一方、SiNから成るストッパー層124を用いない[工程-40']~[工程-70']で説明した方法においても、絶縁膜130の研磨時、絶縁膜130の研磨の終点判定を行っていない。このため、絶縁膜130を研磨し過ぎるという問題を有する。

【0021】このように微細な半導体装置の製造においては、配線を形成した後その上に平坦な絶縁膜を形成する従来の方法は上述のような種々の問題点を有しており、これらの問題点を効果的に解決するための方法は未だ無い。

【0022】上記のプロセスにおいては、配線材料としてAl系合金を用いている。Al系合金から成る金属配線層118においては、エレクトロマイグレーションが大きな問題である。また、金属配線層118のドライエッチング時、金属配線層のコロージョンによって金属配線層にボイドが発生し、配線の信頼性低下を招く。特に、微細配線化が進むに従い、配線に電流を流したとき金属配線層118中のアルミニウム粒子が移動する結果、金属配線層に発生した微小な欠けボイドに電流集中が生じる。そのため、エレクトロマイグレーションと欠けボイドの複合作用によって、配線の一層の信頼性低下を招いている。

【0023】かかる問題を解決する一手段として銅(Cu)を配線材料として用いることが提案されている。しかしながら、Cuの適切なエッチング方法が無くCuの加工性が良くないこと、非常に酸化され易く酸素を数%含む炉内での熱処理を行うことができないこと等、種々の問題を有している。加工性の問題は、絶縁層に溝部を形成し、かかる溝部を含む絶縁層上にCuを堆積させた後、絶縁層上のCuをケミカルメカニカルポリッシュ法にて化学的・機械的に研磨することによって回避することができる。しかしながら、溝部に埋め込まれたCuの表面の酸化を防止する有効な手段は知られていない。

【0024】従って、本発明の第1の目的は、配線形成するためのフォトリソグラフィ技術及びドライエッチング技術による金属配線層のパターニング工程を行う必要がなく、しかも、従来のように配線上に形成された絶縁膜の研磨を行わずに、配線を含む絶縁層の完全なる平坦化を可能とし、更にはAl系合金やCuを配線材料として用いた場合の問題点を解決できる、新規の半導体装置の配線構造及び配線形成方法を提供することにある。

【0025】本発明の第2の目的は、新規の銀薄膜形成方法を提供することにある。更に、本発明の第3の目的は、かかる配線構造及び配線形成方法への適用に適したCVD装置並びにケミカルメカニカルポリッシュ法を提供することにある。

【0026】

【課題を解決するための手段】上記の第1の目的を達成するための本発明の第1の態様に係る半導体装置の配線構造は、(イ)基体上の絶縁層に形成された溝部又は開口部と、(ロ)溝部又は開口部内に形成された、下から密着層及びAg層から成る多層の金属配線層、から構成されていることを特徴とする。

【0027】本発明の第1の態様に係る半導体装置の配線構造においては、密着層を、Ti層、TiN層、下からTi層/TiN層の2層構造、若しくは下からAg層/Ti層の2層構造から構成することができる。また、溝部又は開口部の側壁に、金属配線層の酸化を防止するために、SiNから成るサイドウォールを形成してもよい。

【0028】上記の第1の目的を達成するための本発明の第1の態様に係る半導体装置の配線形成方法は、

(イ)基体上に絶縁層を形成した後、絶縁層に溝部又は開口部を形成する工程と、(ロ)溝部又は開口部内を含む絶縁層上に、下から密着層及びAg層から成る多層の金属配線層を形成する工程と、(ハ)絶縁層上の金属配線層を除去し、溝部又は開口部内に金属配線層を残す工程、から成ることを特徴とする。

【0029】本発明の第1の態様に係る半導体装置の配線形成方法においては、Ag層の形成は、 Ag_2CO_3 、 $AgNO_3$ 、 $AgBr$ 若しくは AgI を原料として用いた化学気相析出法にて行うことができる。(ハ)の工程における絶縁層上の金属配線層の除去は、金属配線層のケミカルメカニカルポリッシュ工程、あるいは、金属配線層のエッチバック工程から構成することができる。ケミカルメカニカルポリッシュ法においては、 I_2 とKIの混合水溶液を用いてAg層のケミカルメカニカルポリッシュすることができる。

【0030】また、密着層は、Ti層、TiN層、下からTi層/TiN層の2層構造、若しくは下からAg層/Ti層の2層構造から構成することができる。(イ)の工程の後に、溝部又は開口部の側壁にSiNから成るサイドウォールを形成する工程を更に含ませることがで

きる。

【0031】上記の第1の目的を達成するための本発明の第2の態様に係る半導体装置の配線構造は、(イ)基体上の絶縁層に形成された溝部又は開口部と、(ロ)溝部又は開口部内に形成された、下から密着層、Cu層及びAg層から成る多層の金属配線層、から構成されていることを特徴とする。

【0032】本発明の第2の態様に係る半導体装置の配線構造においては、密着層は、Ti層、TiN層、下からTi層/TiN層の2層構造、若しくは下からAg層/Ti層の2層構造から構成することができる。また、溝部又は開口部の側壁に、SiNあるいは又Agから成るサイドウォールを形成してもよい。

【0033】上記の第1の目的を達成するための本発明の第2の態様に係る半導体装置の配線形成方法は、

(イ)基体上に絶縁層を形成した後、絶縁層に溝部又は開口部を形成する工程と、(ロ)溝部又は開口部内を含む絶縁層上に、下から密着層、Cu層及びAg層から成る多層の金属配線層を形成する工程と、(ハ)絶縁層上の金属配線層を除去し、溝部又は開口部内に金属配線層を残す工程、から成ることを特徴とする。

【0034】本発明の第2の態様に係る半導体装置の配線形成方法においては、(ハ)の工程における絶縁層上の金属配線層の除去は、金属配線層のケミカルメカニカルポリッシュ工程から構成することができる。この場合、ケミカルメカニカルポリッシュによるAg層の除去は、 I_2 とKIの混合水溶液を用いて行う。あるいは又、(ハ)の工程における絶縁層上の金属配線層の除去は、金属配線層のエッチバック工程から構成することができる。

【0035】上記の第1の目的を達成するための本発明の第3の態様に係る半導体装置の配線形成方法は、

(イ)基体上に絶縁層を形成した後、絶縁層に溝部又は開口部を形成する工程と、(ロ)溝部又は開口部内を含む絶縁層上に、下から密着層及びCu層から成る多層の第1の金属配線層を形成する工程と、(ハ)絶縁層上の第1の金属配線層を除去し、溝部又は開口部内に第1の金属配線層を残す工程と、(ニ)絶縁層上及び第1の金属配線層上に、Ag層から成る第2の金属配線層を形成する工程と、(ホ)絶縁層上の第2の金属配線層を除去し、溝部又は開口部内に第2の金属配線層を残す工程、から成ることを特徴とする。

【0036】本発明の第3の態様に係る半導体装置の配線形成方法においては、(ハ)の工程における絶縁層上の第1の金属配線層の除去、又は、(ホ)の工程における絶縁層上の第2の金属配線層の除去は、ケミカルメカニカルポリッシュ工程から構成することができる。この場合、ケミカルメカニカルポリッシュによるAg層の除去は、 I_2 とKIの混合水溶液を用いて行う。あるいは又、(ハ)の工程における絶縁層上の第1の金属配線層

の除去、又は、(ホ)の工程における絶縁層上の第2の金属配線層の除去は、エッチバック工程から構成することができる。

【0037】本発明の第2又は第3の態様に係る半導体装置の配線形成方法においては、密着層は、T1層、T1N層、下からT1層/T1N層の2層構造、若しくは下からAg層/T1層の2層構造から構成することができる。また、(イ)の工程の後に、溝部又は開口部の側壁にSiNあるいはAgから成るサイドウォールを形成する工程を更に含むことができる。

【0038】上記の第2の目的を達成するための銀薄膜の形成方法は、 Ag_2CO_3 を原料として用いた化学気相析出法によることを特徴とする。あるいは又、 $AgNO_3$ を原料として用いた化学気相析出法によることを特徴とする。更には、 $AgBr$ を原料として用いた化学気相析出法によることを特徴とする。更には、 AgI を原料として用いた化学気相析出法によることを特徴とする。これらの原料をガス化して不活性ガス等のキャリアガスを用いてCVDガスとして用いる。

【0039】上記の第3の目的を達成するための本発明のCVD装置は、原料源と、CVDチャンバと、原料源とCVDチャンバとを結ぶ配管とを備えている。そして、配管を原料の沸点以上に加熱する第1のヒーターと、原料をCVDチャンバに導入するためのCVDチャンバ導入部を原料の沸点以上に加熱する第2のヒーターとを備えていることを特徴とする。第2のヒーターをランプ加熱装置とすることができる。

【0040】上記の第3の目的を達成するためのケミカルメカニカルポリッシュ法は、 I_2 及びKIの混合水溶液を用いて銀薄膜を化学的及び機械的に研磨することを特徴とする。

【0041】

【作用】本発明においては、溝部又は開口部内に金属配線層が形成されている。このような形態の金属配線層は、絶縁層上の金属配線層を除去し、溝部又は開口部内に金属配線層を残すことによって形成されるので、従来技術のようにフォトリソグラフィ技術及びドライエッチング技術によって絶縁層上に形成された金属配線層のパターニングを行う必要がない。また、絶縁層上の金属配線層の除去による平坦化処理を行うので、従来の技術のような配線上に形成された絶縁膜の平坦化処理を行う必要がない。

【0042】Agは高温熱処理で酸化され難い。Agも酸化するが $100^\circ C$ 以上の温度で $AgO \rightarrow Ag + O$ に分解する。このため数百 $^\circ C$ の温度でAgOは安定化せず、Agの酸化物を保たない。また、Agから金属配線層を構成するので、Al系合金のようなエレクトロマイグレーションの問題は発生しない。従って、本発明の第1の態様に係る配線構造あるいは配線形成方法においては、安定した配線を形成することができる。

【0043】本発明の第2の態様に係る配線構造あるいは第2又は第3の態様に係る配線形成方法においては、Ag層及びCu層から金属配線層を構成するので、Al系合金のようなエレクトロマイグレーションの問題は発生しない。しかも、Cu層の表面はAg層で被覆されているので、Cu層の酸化を防止することができる。

【0044】以下、図面を参照して、実施例に基づき本発明を説明する。尚、実施例1～実施例6においては、本発明の第1の態様に係る半導体装置の配線構造及び第1の態様に係る配線形成方法を説明する。また、実施例7～実施例12においては、本発明の第2の態様に係る半導体装置の配線構造及び第2の態様に係る配線形成方法を説明する。更に、実施例13～実施例15においては、本発明の第2の態様に係る半導体装置の配線構造及び第3の態様に係る配線形成方法を説明する。

【0045】(実施例1)実施例1～実施例6は、本発明の第1の態様に係る半導体装置の配線構造及び第1の態様に係る配線形成方法に関する。図1に半導体装置の模式的な一部断面図を示すように、実施例1の配線構造は、基体10上の絶縁層12に形成された溝部14、溝部14内に形成された多層の金属配線層22から成る。金属配線層22は、下から密着層16及びAg層20から構成されている。密着層16は、下からT1層18A/T1N層18Bの2層構造である。

【0046】実施例1の配線形成方法は、(イ)基体10上に絶縁層12を形成した後、絶縁層12に溝部14を形成する工程と、(ロ)溝部14内を含む絶縁層12上に、下から密着層16及びAg層20から成る多層の金属配線層22を形成する工程と、(ハ)絶縁層12上の金属配線層22を除去し、溝部14内に金属配線層22を残す工程から成る。Ag層20の形成は、 Ag_2CO_3 を原料として用いた化学気相析出法による。また、

(ハ)の工程における絶縁層12上の金属配線層22の除去は、 I_2 とKIの混合水溶液を用いた金属配線層22のケミカルメカニカルポリッシュ工程から成る。SiO₂から成る絶縁層12をストッパーとして機能させることにより、ケミカルメカニカルポリッシュに対する金属配線層22と絶縁層12の選択比を無限大まで設定することが可能となる。

【0047】以下、半導体装置等の模式的な一部断面図である図2を参照して、実施例1の配線形成方法を具体的に説明する。

【0048】[工程-100]例えば半導体基板から成る基体10上にSiO₂から成る絶縁層12を形成する。絶縁層12の形成条件を、例えば以下のとおりとすることができる。

使用ガス : $SiH_4/O_2/N_2 = 250/250/100$ sccm

基板加熱温度 : $420^\circ C$

50 圧力 : 13.3 Pa

膜厚 : 0.8 μm

【0049】 [工程-110] その後、フォトリソグラフィ技術及びドライエッチング技術によって、絶縁層12に溝部14を形成する(図2の(A)参照)。尚、溝部14は図2の紙面に垂直な方向に延びている。ドライエッチングの条件を、例えば以下のとおりとすることができる。

使用ガス : $C_4F_8=50\text{ sccm}$

RFパワー : 1200W

圧力 : 2Pa

【0050】 [工程-120] 次に、下からTi層18A/TiN層18Bから成る密着層16を溝部14を含む絶縁層12上にスパッタ法にて形成する(図2の(B)参照)。密着層16を、例えば以下の条件で形成することができる。

Ti層18Aの形成

使用ガス : $Ar=100\text{ sccm}$

パワー : 4kW

圧力 : 0.47Pa

成膜温度 : 150°C

膜厚 : 50nm

TiN層18Bの形成

使用ガス : $Ar/N_2=40/70\text{ sccm}$

パワー : 5kW

圧力 : 0.47Pa

膜厚 : 70nm

【0051】 [工程-130] その後、銀(Ag)層20をCVD法にて全面に形成する(図2の(C)参照)。Ag層20の形成は、 Ag_2CO_3 を原料として用いた化学気相析出法による。CVDの条件を、例えば以下のとおりとすることができる。

原料 : Ag_2CO_3

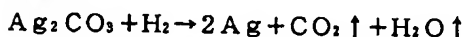
原料源温度 : 170°C

使用ガス : $Ag_2CO_3/Ar/H_2=10/25/1000\text{ sccm}$

圧力 : $2.6 \times 10^3\text{ Pa}$

基板加熱温度 : 450°C

これによって、溝部14内を含む絶縁層12上にAg層20が堆積する。Ag層20は下記の反応によって形成される。



【0052】 Ag層20の形成のために、図3に示す本発明のCVD装置を使用した。このCVD装置は、CVDチャンバ200と、原料源202と、原料源とCVDチャンバとを結ぶ配管204とを備えている。そして、配管204を原料の沸点以上に加熱する第1のヒーター206と、原料をCVDチャンバに導入するためのCVDチャンバ導入部208を原料の沸点以上に加熱する第2のヒーター210とを備えている。第2のヒーター210はランプ加熱装置であり、ミラー212が設けられ

ている。また、第2のヒーター210と対抗するCVDチャンバ導入部208近傍の配管204の部分には石英製の窓214が設けられている。尚、図3中、216は基体10を加熱するためのランプ加熱装置、218は不活性ガス導入部、220は原料源202を加熱するためのヒーターである。第1及び第2のヒーター206、210によって、配管204及びCVDチャンバ導入部208内を流れる Ag_2CO_3 ガスは沸点である218°C以上に保持される。

10 【0053】 [工程-140] 次に、ケミカルメカニカルポリリッシュ法によって絶縁層12上のAg層20及び密着層16を化学的及び機械的に研磨して除去し、溝部14内にAg層20及び密着層16を残し、金属配線層22から成る配線を形成する(図1参照)。ケミカルメカニカルポリリッシュには、図4に示す研磨装置を用いる。ケミカルメカニカルポリリッシュの条件を、例えば以下のとおりとすることができる。

研磨プレート回転数 : 37rpm

基板保持台回転数 : 17rpm

20 研磨圧力 : $5.5 \times 10^3\text{ Pa}$

パッド温度 : 40°C

I_2+KI の混合水溶液を用いて、ケミカルメカニカルポリリッシュを行う。

【0054】 従来 SiO_2 を研磨する場合はスラリー(SiO_2 系の研磨剤+ KOH +水)を用いるが、スラリーで SiO_2 を研磨する際、スラリーが研磨すべき面内に均一に分布しないため、研磨し過ぎ等により基板内の研磨面の平坦化にばらつきが生じるという問題がある。Ag層20及び密着層16を研磨する場合、スラリーを必要とせず、 I_2+KI の混合水溶液で研磨することで、Ag層20及び密着層16のみを除去することが可能であり、基板内の研磨面の平坦化にばらつきも少ないという利点を有する。

【0055】 これによって、平坦な絶縁層12に埋め込まれた金属配線層22から成る配線が形成される。実施例1においては、従来の配線形成方法のように金属配線層のレジストパターニング処理及びドライエッチング処理が不要となり、レジストパターニング時の光の散乱の問題、エッチングが不均一となる問題を回避することができる。また、配線上の絶縁膜の形成及びかかる絶縁膜の平坦化処理も不要である。

【0056】 (実施例2) 実施例1では、絶縁層12上のAg層20及び密着層16から成る金属配線層22の除去をケミカルメカニカルポリリッシュ法にて行った。実施例2においては、その代わりに、ドライエッチングによるエッチバック法にて金属配線層22を除去する。尚、その他の工程は実施例1と同様であり、詳細な説明は省略する。

【0057】 [金属配線層22のエッチング工程] 溝部14を含む絶縁層12上に形成されたAg層20及び密

着層16を、例えば以下の条件のドライエッチング法にてエッチバックし、溝部14内に密着層16及びAg層20から成る金属配線層22を残す。

使用ガス : $\text{NO}_2/\text{O}_2=20/20\text{ sccm}$
 マイクロ波パワー : 850W
 RFパワー : 10W
 圧力 : 1.3Pa
 基板加熱温度 : 100°C

【0058】(実施例3) 実施例3においては、実施例1の[工程-110]と[工程-120]との間に、溝部14の側壁にSiNから成るサイドウォール26を形成する工程を更に含む。尚、その他の工程は実施例1と同様であり、詳細な説明は省略する。以下、実施例3のサイドウォール26の形成工程を、図5を参照して説明する。サイドウォール26を形成することによって、絶縁層12による密着層16の酸化を防止することができる。

【0059】[サイドウォール26の形成工程] 溝部14内を含む絶縁層12上の全面にプラズマCVD法にてSiN層26Aを堆積させる(図5の(A)参照)。SiN層26Aの形成条件を、以下に例示する。

使用ガス : $\text{SiH}_4/\text{NH}_3/\text{N}_2=180/500/720\text{ sccm}$
 温度 : 200°C
 圧力 : 40Pa
 膜厚 : 100nm

【0060】その後、SiN層26Aを全面エッチバックする(図5の(B)参照)。エッチバックの条件を、例えば以下のとおりとすることができる。

使用ガス : $\text{CHF}_3=50\text{ sccm}$
 RFパワー : 300W
 圧力 : 2Pa

これによって、溝部14の側壁にサイドウォール26が形成される。以降、実施例1の[工程-120]～[工程-140]を経て、図5の(C)に示す配線構造を形成することができる。

【0061】(実施例4) 図6に模式的な一部断面図を示す実施例4の配線構造は、実施例1と若干異なり、半導体基板から成る基体10上の第1の絶縁層12Aに形成された開口部14Aと、第1の絶縁層12A上に形成された第2の絶縁層12Bに形成された溝部14Bと、開口部14A及び溝部14Bに埋め込まれた密着層16及びAg層20から成る金属配線層22から構成されている。この場合、開口部14Aの側壁及び溝部14Bの側部にSiNから成るサイドウォール26を形成してもよい。また、開口部14Aを金属配線層22で埋め込むことによって、下層導体層(例えば、ソース・ドレイン領域36)と溝部14B内の配線24とが電気的に接続される。

【0062】実施例4の配線形成方法は、実施例1と若

く異なり、予め半導体基板から成る基体10上の第1の絶縁層12Aに開口部14Aを、また、第1の絶縁層12A上に形成された第2の絶縁層12Bに溝部14Bを形成した後、密着層16及びAg層20から成る金属配線層22で開口部14A及び溝部14Bを埋め込み配線構造を形成する。第2の絶縁層12B上の金属配線層22はケミカルメカニカルポリッシュ法にて除去される。以下、半導体装置等の模式的な一部断面図である図7及び図8を参照して、実施例4の配線形成方法を説明する。

【0063】[工程-400] Si(100)から成る半導体基板から成る基体10上に、通常の方法で素子分離領域30及びゲート領域32を形成する。次いで、LDDイオン注入を行った後、全面にゲートサイドウォール34を形成するために SiO_2 膜を堆積させる。 SiO_2 膜の堆積条件を、例えば以下のとおりとすることができる。

使用ガス : $\text{SiH}_4/\text{O}_2/\text{N}_2=250/250/100\text{ sccm}$
 温度 : 420°C
 圧力 : 13.3Pa
 膜厚 : 0.25μm

更に、 SiO_2 膜の全面エッチバックを行い、ゲート領域32の側壁にゲートサイドウォール34を形成する。全面エッチバックを、例えば以下の条件で行うことができる。

使用ガス : $\text{C}_4\text{F}_8=50\text{ sccm}$
 RFパワー : 1200W
 圧力 : 2Pa

その後、ソース・ドレイン領域36の形成のために、不純物イオン注入を、例えば以下の条件にて行う。

N型チャネルの形成

As 20KeV, $5 \times 10^{15}/\text{cm}^2$

P型チャネルの形成

BF_3 20KeV, $3 \times 10^{15}/\text{cm}^2$

こうして、図7の(A)に模式的な一部断面図で示す構造を得ることができる。

【0064】[工程-410] その後、 SiO_2 及びBPSGの2層から成る第1の絶縁層12Aを、例えば以下の条件のCVD法にて全面に形成する。

SiO_2 層の形成

使用ガス : TEOS 50sccm
 圧力 : 40Pa
 温度 : 720°C
 膜厚 : 400nm

BPSG層の形成

使用ガス : $\text{SiH}_4/\text{PH}_3/\text{B}_2\text{H}_6/\text{O}_2/\text{N}_2=80/7/7/1000/32000\text{ sccm}$
 温度 : 400°C
 圧力 : $1.0 \times 10^{-5}\text{ Pa}$

膜厚 : 500 nm

更に900°C、20分のリフロー処理を行い、第1の絶縁層12Aの平坦化を行う。

【0065】[工程-420] 次に、SiO₂から成る第2の絶縁層12Bを全面に形成する。第2の絶縁層12Bを、例えば以下の条件で形成することができる。

使用ガス : SiH₄/O₂/N₂=250/250/100sccm

温度 : 420°C

圧力 : 13.3Pa

膜厚 : 0.8μm

【0066】[工程-430] その後、実施例1の[工程-110]と同様に、フォトリソグラフィ技術及びドライエッチング技術によって、第2の絶縁層12Bに溝部14Bを形成する(図7の(B)参照)。

【0067】[工程-440] 次いで、レジストパターニング後ドライエッチングを行うことによって、第1の絶縁層12Aに開口部14Aを形成する(図7の(C)参照)。ここで、溝部14Bの幅を開口部14Aの径よりも大きくする。ドライエッチングの条件を、例えば以下のとおりとすることができる。

使用ガス : C₄F₈ 50sccm

RFパワー : 1200W

圧力 : 2Pa

更に、開口部内にイオン注入を行うことにより、接合領域を形成した後、1100°C、10秒の活性化アニールを行う。イオン注入の条件として、以下の例を挙げることができる。

N型チャネルの形成

As 20KeV, 5×10¹⁵/cm²

P型チャネルの形成

BF₃ 20KeV, 3×10¹⁵/cm²

【0068】[工程-450] その後、実施例3の[サイドウォール26の形成工程]と同様に、全面にプラズマCVD法にてSiN層を形成し、次いで、SiN層を全面エッチバックして、開口部14Aの側壁及び溝部14Bの側壁にSiNから成るサイドウォール26を形成することが望ましい(図8の(A)参照)。

【0069】[工程-460] 次に、下からTi層/TiN層から成る密着層16を開口部14A及び溝部14Bを含む第2の絶縁層12B上にスパッタ法にて形成する。この工程は、実施例1の[工程-120]と同様とすることができる。

【0070】[工程-470] その後、実施例1の[工程-130]と同様に、Ag₂CO₃を原料として用いた化学気相析出法によって、Ag層20を全面に形成する(図8の(B)参照)。

【0071】[工程-480] 次に、実施例1の[工程-140]と同様に、ケミカルメカニカルポリッシュ法によって第2の絶縁層12B上のAg層20及び密着層

16を化学的及び機械的に研磨して除去し、溝部14B内及び開口部14A内にAg層20及び密着層16を残し、金属配線層22から成る接続孔及び配線を形成する(図6参照)。即ち、開口部14A内に金属配線層22が埋め込まれた接続孔(例えば、所謂コンタクトホール)が形成される。また、溝部14Bに金属配線層22が埋め込まれた配線24が形成される。

【0072】尚、Ag層20及び密着層16から成る金属配線層22をケミカルメカニカルポリッシュ法にて除去する代わりに、実施例2と同様にドライエッチング法にてエッチバックすることで除去することもできる。

【0073】(実施例5) 実施例5は、実施例4の変形である。実施例5の配線構造は実施例4と同様であるが、配線形成方法が実施例4と相違する。即ち、第1の絶縁層12Aに設けられた開口部14AをAgから成る金属配線材料で埋め込み接続孔24Aを完成させ、次いで、その上に第2の絶縁層12Bを堆積させ、かかる第2の絶縁層12Bに溝部14Bを形成する点が実施例4と相違する。実施例5においては、実施例4の[工程-400]、[工程-410]及び[工程-440]は同様の工程であり、その他の工程が異なる。以下、図9及び図10を参照して、実施例5の方法を説明する。

【0074】

[工程-500] ~ [工程-520] Si(100)の半導体基板から成る基体10上に、通常の方法で素子分離領域30及びゲート領域32を形成する。次いで、LDDイオン注入を行った後、ゲートサイドウォール34を形成し、ソース・ドレイン領域36の形成のために、不純物イオン注入を行う。その後、SiO₂及びBPSGの2層から成る第1の絶縁層12Aを、例えばCVD法にて全面に形成し、リフロー処理を行い、第1の絶縁層12Aの平坦化を行う。次いで、第1の絶縁層12Aに、レジストパターニング後ドライエッチングにて開口部14Aを形成し、開口部内にイオン注入を行うことにより、接合領域を形成させた後、活性化アニールを行う。これらの工程は、実施例4の[工程-400]、[工程-410]及び[工程-440]と同様とすることができる。次いで、SiNから成るサイドウォール(図示せず)を開口部14Aの側壁に形成してもよい。

【0075】[工程-530]

[工程-520]の後、実施例1の[工程-120]と同様の方法で、下からTi/TiNから成る第1の密着層16Aを全面に形成する。次いで、実施例1の[工程-130]と同様の方法で、第1のAg層20AをCVD法にて全面に成膜し、第1の密着層16Aと第1のAg層20Aから成る第1の金属配線層を形成する(図9の(A)参照)。

【0076】[工程-540] その後、ケミカルメカニカルポリッシュ法にて第1の絶縁層12A上の第1の金属配線層を除去し、開口部14A内のみ第1の金属配

線層20A, 16Aを残す(図9の(B)参照)。ケミカルメカニカルポリッシュの条件は、実施例1の[工程-140]と同様とすることができる。これによって、開口部14Aに第1の金属配線層が埋め込まれた所謂コンタクトホール24Aが形成される。ケミカルメカニカルポリッシュ法の代わりに、実施例2と同様に、ドライエッチング法によるエッチバックにて開口部14A内のみに第1の金属配線層20A, 16Aを残してもよい。

【0077】[工程-550] 次いで、全面にSiO₂から成る第2の絶縁層12Bを形成する。第2の絶縁層12Bを、例えば実施例4の[工程-420]と同様の条件で形成することができる。その後、実施例4の[工程-430]と同様に、フォトリソグラフィ技術及びドライエッチング技術によって、第2の絶縁層12Bに溝部14Bを形成する(図10の(A)参照)。その後、必要に応じて、実施例4の[工程-450]と同様に、全面にプラズマCVD法にてSiN層を形成し、次いで、SiN層を全面エッチバックし、これによって、溝部14Bの側壁にSiNから成るサイドウォール(図示せず)を形成してもよい。

【0078】[工程-560] 次に、実施例1の[工程-120]と同様の方法で、厚さ30nmのTiから成る第2の密着層16Bを溝部14Bを含む第2の絶縁層12B上にスパッタ法にて形成した後、実施例1の[工程-130]と同様の方法で、第2のAg層20BをCVD法にて全面に成膜し、第2の密着層16Bと第2のAg層20Bから成る第2の金属配線層を形成する。

【0079】[工程-570] 次いで、ケミカルメカニカルポリッシュ法によって第2の絶縁層12B上の第2の金属配線層20B, 16Bを除去し、溝部14B内に第2のAg層20B及び第2の密着層16Bを残し、配線24を形成する(図10の(B)参照)。ケミカルメカニカルポリッシュの条件は、実施例1の[工程-140]と同様とすることができる。

【0080】尚、ケミカルメカニカルポリッシュ法によって第2の絶縁層12B上の第2の金属配線層20B, 16Bを除去する代わりに、実施例2と同様に、第2の金属配線層20B, 16Bをドライエッチング法にてエッチバックし、これによって、溝部14B内のみ第2の金属配線層20B, 16Bを残し、溝部14B内に配線24を形成することもできる。

【0081】(実施例6) 実施例6は実施例5の変形である。実施例6が実施例5と相違する点は、予め開口部14A内にCVD法にてタングステンプラグを形成する点にある。以下、図11を参照して実施例6の配線形成方法を説明する。

【0082】

[工程-600] ~ [工程-620] これらの工程は、実施例5の[工程-500] ~ [工程-520]と同様とすることができる。

【0083】[工程-630]

[工程-620]の後、Ti/TiNから成るバリア層40を全面にスパッタ法にて形成し、その後、全面にタングステン層42をCVD法にて成膜する(図11の(A)参照)。Ti及びTiNの成膜条件を、例えば実施例1の[工程-120]と同様とすることができる。また、CVD法によるタングステンの成膜条件を、以下に例示する。

使用ガス : WF₆/H₂=95/550sccm

成膜温度 : 450°C

圧力 : 1.1×10⁻⁴Pa

膜厚 : 0.4μm

【0084】[工程-640] その後、ドライエッチング法にてエッチバックを行い、第1の絶縁層12A上のタングステン層42及びバリア層40を除去して、開口部14A内のみにタングステン層42から成るメタルプラグ及びバリア層40を残す(図11の(B)参照)。ドライエッチングの条件は、例えば以下のとおりとすることができる。

20 使用ガス : SF₆=50sccm

マイクロ波パワー : 850W

RFパワー : 150W

圧力 : 1.33Pa

これによって、開口部14Aにタングステンが埋め込まれた所謂タングステンプラグから成るコンタクトホール24Aが形成される。尚、ドライエッチング法によるエッチバックの代わりに、ケミカルメカニカルポリッシュ法によって開口部14A内のみにタングステン層42及びバリア層40を残してもよい。

30 【0085】[工程-650] 次いで、全面にSiO₂から成る第2の絶縁層12Bを形成する。第2の絶縁層12Bを、例えば実施例5の[工程-550]と同様の条件で形成することができる。その後、実施例5の[工程-550]と同様に、フォトリソグラフィ技術及びドライエッチング技術によって、第2の絶縁層12Bに溝部14Bを形成する。尚、溝部14Bの幅を開口部14Aの径よりも大きくする。

40 【0086】[工程-660] 次に、実施例5の[工程-560]と同様の方法で、30nm厚さのTiから成る密着層16を溝部14Bを含む第2の絶縁層12B上にスパッタ法にて形成した後、実施例1の[工程-130]と同様の方法で、Ag層20をCVD法にて全面に成膜し、密着層16とAg層20から成る金属配線層を形成する。

50 【0087】[工程-670] その後、実施例1の[工程-140]と同様の方法で、第2の絶縁層12B上の金属配線層をケミカルメカニカルポリッシュ法あるいはドライエッチングによるエッチバックにて除去する。これによって、溝部14B内のみ金属配線層を残し、溝部14B内に密着層16及びAg層20から成る金属配

線層から構成された配線24を形成する(図11の(C)参照)。

【0088】(実施例7)実施例7～実施例12は、本発明の第2の態様に係る半導体装置の配線構造及び第2の態様に係る配線形成方法に関する。図12に半導体装置の模式的な一部断面図を示すように、実施例7の配線構造は、基体10上の絶縁層12に形成された溝部14、溝部14内に形成された多層の金属配線層50から成る。金属配線層50は、下から密着層52、Cu層54及びAg層56から構成されている。また、密着層52は、下からTi層52A/TiN層52Bの2層構造である。

【0089】実施例7の配線形成方法は、(イ)基体10上に絶縁層12を形成した後、絶縁層12に溝部14を形成する工程と、(ロ)溝部14を含む絶縁層12上に、下から密着層52、Cu層54及びAg層56から成る多層の金属配線層50を形成する工程と、(ハ)絶縁層12上の金属配線層50を除去し、溝部14内に金属配線層を残す工程から成る。

【0090】密着層52、Cu層54及びAg層56の形成はスパッタ法にて行う。また、(ハ)の工程における絶縁層12上の金属配線層50の除去は、金属配線層50のケミカルメカニカルポリッシュ工程から成る。SiO₂から成る絶縁層12をストッパーとして機能させることにより、ケミカルメカニカルポリッシュに対する金属配線層50と絶縁層12の選択比を無限大まで設定することが可能となる。

【0091】以下、半導体装置等の模式的な一部断面図である図13を参照して、実施例7の配線形成方法を具体的に説明する。

【0092】[工程-700]例えば半導体基板から成る基体10上にSiO₂から成る絶縁層12を形成する。絶縁層12の形成条件を、例えば実施例1の[工程-100]と同様とすることができる。その後、フォトリソグラフィ技術及びドライエッチング技術によって、絶縁層12に溝部14を形成する。尚、溝部14は図13の紙面に垂直な方向に延びている。ドライエッチングの条件を、実施例1の[工程-110]と同様とすることができる。

【0093】[工程-710]次に、下からTi層52A/TiN層52Bから成る密着層52を溝部14を含む絶縁層12上にスパッタ法にて形成する(図13の(A)参照)。密着層52を、例えば実施例1の[工程-120]と同様とすることができる。

【0094】[工程-720]その後、銅(Cu)層54をスパッタ法にて全面に形成する(図13の(B)参照)。Cu層54の形成を、例えば以下のスパッタ条件にて行うことができる。

使用ガス : Ar=100sccm

パワー : 10kW

圧力 : 0.47Pa

成膜温度 : 200°C

膜厚 : 500nm

【0095】[工程-730]その後、銀(Ag)層56をスパッタ法にて全面に形成する(図13の(C)参照)。Ag層56の形成を、例えば以下の条件のスパッタ法にて行うことができる。

使用ガス : Ar=100sccm

パワー : 10kW

10 圧力 : 0.47Pa

成膜温度 : 200°C

膜厚 : 100nm

こうしてCu層54の表面がAg層56で被覆される。

【0096】[工程-740]次に、ケミカルメカニカルポリッシュ法によって絶縁層12上のAg層56、Cu層54及び密着層52を化学的及び機械的に研磨して除去し、溝部14内にAg層56、Cu層54及び密着層52を残し、金属配線層50から成る配線を形成する(図12参照)。ケミカルメカニカルポリッシュには、図4に示す研磨装置を用いる。ケミカルメカニカルポリッシュの条件を、例えば以下のとおりとすることができる。

研磨プレート回転数 : 37rpm

基板保持台回転数 : 17rpm

研磨圧力 : 5.5×10^8 Pa

パッド温度 : 40°C

Ag層56のケミカルメカニカルポリッシュ法による除去にはI₂+KIの混合水溶液を用いる。また、Cu層54及び密着層52のケミカルメカニカルポリッシュ法による除去にはK₄Fe(CN)₆+H₂Oを用いる。

【0097】従来SiO₂を研磨する場合はスラリー(SiO₂系の研磨剤+KOH+水)を用いるが、スラリーでSiO₂を研磨する際、スラリーが研磨すべき面内に均一に分布しないため、研磨し過ぎ等により基板内の研磨面の平坦化にばらつきが生じるという問題がある。Ag層56、Cu層54及び密着層52を研磨する場合、スラリーを必要とせず、I₂+KIの混合水溶液、及びK₄Fe(CN)₆水溶液で研磨することで、Ag層56、Cu層54及び密着層52のみを除去することが可能であり、基板内の研磨面の平坦化にばらつきも少ないという利点を有する。

【0098】これによって、平坦な絶縁層12に埋め込まれた金属配線層50から成る配線が形成される。実施例7においては、従来の配線形成方法のように金属配線層のレジストパターニング処理及びドライエッチング処理が不要となり、レジストパターニング時の光の散乱の問題、エッチングが不均一となる問題を回避することができる。また、配線上の絶縁膜の形成及びかかる絶縁膜の平坦化処理も不要である。

50 【0099】(実施例8)実施例7では、絶縁層12上

のAg層56、Cu層54及び密着層52から成る金属配線層50の除去をケミカルメカニカルポリッシュ法にて行った。実施例2においては、その代わりに、ドライエッチングによるエッチバック法にて金属配線層50を除去する。尚、その他の工程は実施例7と同様であり、詳細な説明は省略する。

【0100】[金属配線層50のエッチング工程] 溝部14を含む絶縁層12上に形成されたAg層56、Cu層54及び密着層52を、例えば以下の条件のドライエッチング法にてエッチバックし、溝部14内に密着層52、Cu層54及びAg層56から成る金属配線層50を残す。Ag層56のエッチング

使用ガス : $\text{NO}_2/\text{O}_2=20/20\text{ sccm}$

マイクロ波パワー : 850W

RFパワー : 10W

圧力 : 1.3Pa

基板加熱温度 : 100°C

Cu層54及び密着層52のエッチング

使用ガス : $\text{O}_2/\text{Cl}_2=10/70\text{ sccm}$

マイクロ波パワー : 1000W

RFパワー : 300W

圧力 : 0.5Pa

基板加熱温度 : 300°C

【0101】(実施例9) 実施例9においては、実施例7の[工程-710]と[工程-720]との間に、溝部14の側壁にSiNから成るサイドウォール26を形成する工程を更に含む。尚、その他の工程は実施例7と同様であり、詳細な説明は省略する。以下、実施例9のサイドウォール26の形成工程を、図14を参照して説明する。サイドウォール26を形成することによって、絶縁層12による密着層52及びCu層54の酸化を防止することができる。

【0102】[サイドウォール26の形成工程] 溝部14内を含む絶縁層12上の全面にプラズマCVD法にてSiN層26Aを堆積させる(図14の(A)参照)。次に、SiN層26Aを全面エッチバックする(図14の(B)参照)。SiN層26Aの形成条件及びエッチバックの条件を、例えば実施例3と同様とすることができる。これによって、溝部14の側壁にサイドウォール26が形成される。以降、実施例7の[工程-720]～[工程-740]を経て、図14の(C)に示す配線構造を形成することができる。

【0103】(実施例10) 実施例9においてはSiNから成るサイドウォール26を溝部14の側壁に形成した。これに対して、実施例10においてはAg(銀)からサイドウォールを形成する。尚、その他の工程は実施例7と同様であり、詳細な説明は省略する。以下、実施例10のサイドウォールの形成工程を説明する。Agから成るサイドウォールを形成することによって、絶縁層12による密着層52及びCu層54の酸化を防止する

ことができる。

【0104】[Agから成るサイドウォールの形成工程] 溝部14内を含む絶縁層12上の全面にスパッタ法にてAg層を堆積させる。次に、Ag層を全面エッチバックする。Ag層の形成条件及びエッチバックの条件を、以下に例示する。

Ag層形成条件

使用ガス : $\text{Ar}=100\text{ sccm}$

パワー : 4kW

圧力 : 0.47Pa

成膜温度 : 200°C

膜厚 : 100nm

Ag層エッチバック条件

使用ガス : $\text{NO}_2/\text{O}_2=20/20\text{ sccm}$

マイクロ波パワー : 850W

RFパワー : 10W

圧力 : 1.3Pa

基板加熱温度 : 100°C

こうして、図14に示したと同様のサイドウォールを溝部14の側壁に形成することができる。以降、実施例7の[工程-720]～[工程-740]を経て、図14の(C)に示したと同様の配線構造を形成することができる。

【0105】(実施例11) 図15に模式的な一部断面図を示す実施例11の配線構造は、実施例7と若干異なり、半導体基板から成る基体10上の第1の絶縁層12Aに形成された開口部14Aと、第1の絶縁層12A上に形成された第2の絶縁層12Bに形成された溝部14Bと、開口部14A及び溝部14Bに埋め込まれた密着層52、Cu層54及びAg層56から成る金属配線層50から構成されている。この場合、開口部14Aの側壁及び溝部14Bの側部にSiNから成るサイドウォール26を形成してもよい。また、開口部14Aを金属配線層50で埋め込むことによって、下層導体層(例えば、ソース・ドレイン領域36)と溝部14B内の配線58とが電気的に接続される。

【0106】実施例11の配線形成方法は、実施例7と若干異なり、予め半導体基板から成る基体10上の第1の絶縁層12Aに開口部14Aを、また、第1の絶縁層12A上に形成された第2の絶縁層12Bに溝部14Bを形成した後、密着層52、Cu層54及びAg層56から成る金属配線層50で開口部14A及び溝部14Bを埋め込み配線構造を形成する。第2の絶縁層12B上の金属配線層50はケミカルメカニカルポリッシュ法にて除去される。以下、半導体装置等の模式的な一部断面図である図16を参照して、実施例11の配線形成方法を説明する。

【0107】[工程-1100] Si(100)の半導体基板から成る基体10上に、通常の方法で素子分離領域30及びゲート領域32を形成する。次いで、LDD

イオン注入を行った後、ゲートサイドウォール34を形成し、ソース・ドレイン領域形成のために、不純物イオン注入を行う。

【0108】【工程-1110】その後、 SiO_2 及びBPSGの2層から成る第1の絶縁層12Aを、例えばCVD法にて全面に形成し、リフロー処理を行い、第1の絶縁層12Aの平坦化を行う。

【0109】【工程-1120】次いで、第1の絶縁層12A上に、 SiO_2 から成る第2の絶縁層12Bを形成する。

【0110】【工程-1130】その後、第2の絶縁層12Bに溝部14Bを形成する。

【0111】【工程-1140】更に、第1の絶縁層12Aに開口部14Aを形成する。次いで、開口部内にイオン注入を行うことにより、接合領域を形成させた後、活性化アニールを行う。

【0112】以上の工程は、実施例4の【工程-400】～【工程-440】と同様とすることができる。

【0113】【工程-1150】次いで、実施例4の【工程-450】と同様に、 SiN から成るサイドウォール26を開口部14A及び溝部14Bの側壁に形成してもよい。以上の工程によって、図16の(A)に示す構造が形成される。

【0114】【工程-1160】次に、下から Ti 層/ TiN 層から成る密着層52を開口部14A及び溝部14Bを含む第2の絶縁層12B上にスパッタ法にて形成する。この工程は、実施例1の【工程-120】と同様とすることができる。

【0115】【工程-1170】その後、実施例7の【工程-720】と同様に、 Cu 層54をスパッタ法にて全面に形成する。次いで、実施例7の【工程-730】と同様に、 Ag 層56をスパッタ法にて全面に形成する(図16の(B)参照)。

【0116】【工程-1180】その後、実施例7の【工程-740】と同様に、ケミカルメカニカルポリッシュ法によって第2の絶縁層12B上の Ag 層56、 Cu 層54及び密着層52を化学的及び機械的に研磨して除去し、溝部14B内及び開口部14A内に Ag 層56、 Cu 層54及び密着層52を残し、金属配線層50から成る接続孔及び配線を形成する(図15参照)。即ち、開口部14A内に金属配線層50が埋め込まれた接続孔58A(例えば、所謂コンタクトホール)が形成される。また、溝部14Bに金属配線層50が埋め込まれた配線58が形成される。

【0117】尚、 Ag 層56、 Cu 層54及び密着層52から成る金属配線層50をケミカルメカニカルポリッシュ法にて除去する代わりに、実施例8と同様にドライエッチング法にてエッチバックすることで除去することもできる。

【0118】(実施例12) 実施例12は、実施例11

の変形である。実施例12の配線構造は実施例11と同様であるが、配線形成方法が実施例11と相違する。即ち、第1の絶縁層12Aに設けられた開口部14Aを Cu から成る金属配線材料で埋め込み接続孔58Aを完成させた後、その上に第2の絶縁層12Bを堆積させ、かかる第2の絶縁層12Bに溝部14Bを形成する点が実施例11と相違する。実施例12においては、実施例11の【工程-1100】、【工程-1110】及び【工程-1140】は同様の工程であり、その他の工程が異なる。以下、図17を参照して、実施例12の方法を説明する。

【0119】

【工程-1200】～【工程-1220】 $Si(100)$ の半導体基板から成る基体10上に、通常の方法で素子分離領域30及びゲート領域32を形成する。次いで、LDDイオン注入を行った後、ゲートサイドウォール34を形成し、ソース・ドレイン領域形成のために、不純物イオン注入を行う。その後、 SiO_2 及びBPSGの2層から成る第1の絶縁層12Aを、例えばCVD法にて全面に形成し、リフロー処理を行い、第1の絶縁層12Aの平坦化を行う。次いで、第1の絶縁層12Aに、レジストパターニング後ドライエッチングにて開口部14Aを形成し、開口部内にイオン注入を行うことにより、接合領域を形成させた後、活性化アニールを行う。これらの工程は、実施例4の【工程-1100】、【工程-1110】及び【工程-1140】と同様とすることができる。次いで、 SiN から成るサイドウォール(図示せず)を開口部14Aの側壁に形成してもよい。

【0120】【工程-1230】

【工程-1220】の後、実施例7の【工程-710】と同様の方法で、下から Ti/TiN から成る第1の密着層52Aを全面に形成する。次いで、実施例7の【工程-720】と同様の方法で、第1の Cu 層54Aをスパッタ法にて全面に成膜し、第1の密着層52Aと第1の Cu 層54Aから成る第1の金属配線層を形成する。

【0121】【工程-1240】その後、ケミカルメカニカルポリッシュ法にて第1の絶縁層12A上の第1の金属配線層を除去し、開口部14A内のみ第1の金属配線層54A、52Aを残す(図17の(A)参照)。ケミカルメカニカルポリッシュの条件は、実施例7の【工程-740】の Cu 層のケミカルメカニカルポリッシュと同様とすることができる。これによって、開口部14Aに第1の金属配線層が埋め込まれた所謂コンタクトホール58Aが形成される。ケミカルメカニカルポリッシュ法の代わりに、実施例8と同様に、ドライエッチング法によるエッチバックにて開口部14A内のみ第1の金属配線層54A、52Aを残してもよい。

【0122】【工程-1250】次いで、全面に SiO_2 から成る第2の絶縁層12Bを形成する。第2の絶縁

層12Bを、例えば実施例11の〔工程-1120〕と同様の条件で形成することができる。その後、実施例11の〔工程-1130〕と同様に、フォトリソグラフィ技術及びドライエッチング技術によって、第2の絶縁層12Bに溝部14Bを形成する。その後、必要に応じて、実施例11の〔工程-1150〕と同様に、全面にプラズマCVD法にてSiN層を形成し、次いで、SiN層を全面エッチバックし、これによって、溝部14Bの側壁にSiNから成るサイドウォール（図示せず）を形成してもよい。

〔0123〕〔工程-1260〕次に、実施例7の〔工程-710〕と同様の方法で、厚さ30nmのTiから成る第2の密着層52Bを溝部14Bを含む第2の絶縁層12B上にスパッタ法にて形成した後、実施例7の〔工程-730〕と同様の方法で、第2のCu層54Bをスパッタ法にて全面に成膜し、更に、その上にAg層56をスパッタ法にて成膜することによって、第2の密着層52B、第2のCu層54B及びAg層56から成る第2の金属配線層を形成する。

〔0124〕〔工程-1270〕次いで、ケミカルメカニカルポリッシュ法によって第2の絶縁層12B上の第2の金属配線層56、54B、52Bを除去し、溝部14B内にAg層56、第2のCu層54B及び第2の密着層52Bを残し、配線58を形成する（図18の（B）参照）。ケミカルメカニカルポリッシュの条件は、実施例7の〔工程-740〕と同様とすることができる。

〔0125〕尚、ケミカルメカニカルポリッシュ法によって第2の絶縁層12B上の第2の金属配線層56、54B、52Bを除去する代わりに、実施例8と同様に、第2の金属配線層56、54B、52Bをドライエッチング法にてエッチバックし、これによって、溝部14B内にのみ第2の金属配線層56、54B、52Bを残し、溝部14B内に配線58を形成することもできる。

〔0126〕（実施例13）実施例7～実施例12においては、半導体装置の配線構造を本発明の第2の態様に係る配線形成方法にて形成した。これに対して、実施例13～実施例15における半導体装置の配線構造は、本発明の第3の態様に係る配線形成方法にて形成する。

〔0127〕実施例13の半導体装置の配線形成方法は、（イ）基体10上に絶縁層12を形成した後、絶縁層12に溝部14を形成する工程と、（ロ）溝部14を含む絶縁層12上に、下から密着層52及びCu層54から成る多層の第1の金属配線層50Aを形成する工程と、（ハ）絶縁層12上の第1の金属配線層50Aを除去し、溝部14内に第1の金属配線層50Aを残す工程と、（ニ）絶縁層12上及び第1の金属配線層50A上に、Ag層から成る第2の金属配線層50Bを形成する工程と、（ホ）絶縁層12上の第2の金属配線層50Bを除去し、溝部14内に第2の金属配線層50Bを残す

工程から成る。

〔0128〕密着層52、Cu層54及び第2の金属配線層50Bの形成はスパッタ法にて行う。また、（ハ）の工程における絶縁層12上の第1の金属配線層50Aの除去、並びに（ホ）の工程における絶縁層12上の第2の金属配線層50Bの除去は、金属配線層50のケミカルメカニカルポリッシュ工程から成る。SiO₂から成る絶縁層12をストッパーとして機能させることにより、ケミカルメカニカルポリッシュに対する第1及び第2の金属配線層50A、50Bと絶縁層12の選択比を無限大まで設定することが可能となる。

〔0129〕本発明の第3の態様に係る配線形成方法においては、本発明の第2の態様に係る配線形成方法よりも一層確実にCu層54をAg層から成る第2の金属配線層50Bで被覆することができる。

〔0130〕以下、半導体装置等の模式的な一部断面図である図18及び図19を参照して、実施例13の配線形成方法を具体的に説明する。

〔0131〕〔工程-1300〕例えば半導体基板から成る基体10上にSiO₂から成る絶縁層12を形成する。絶縁層12の形成条件を、例えば実施例1の〔工程-100〕と同様とすることができる。その後、フォトリソグラフィ技術及びドライエッチング技術によって、絶縁層12に溝部14を形成する。尚、溝部14は図18の紙面に垂直な方向に延びている。ドライエッチングの条件を、実施例1の〔工程-110〕と同様とすることができる。

〔0132〕〔工程-1310〕次に、下からTi層52A/TiN層52Bから成る密着層52を溝部14を含む絶縁層12上にスパッタ法にて形成する。密着層52を、例えば実施例1の〔工程-120〕と同様とすることができる。

〔0133〕〔工程-1320〕その後、銅（Cu）層54をスパッタ法にて全面に形成する（図18の（A）参照）。Cu層54の形成を、実施例7の〔工程-720〕と同様とすることができる。こうして、溝部14を含む絶縁層12上に、下から密着層52及びCu層54から成る多層の第1の金属配線層50Aを形成することができる。

〔0134〕〔工程-1330〕次に、ケミカルメカニカルポリッシュ法によって絶縁層12上のCu層54及び密着層52を化学的及び機械的に研磨して除去し、溝部14内にCu層54及び密着層52から成る第1の金属配線層50Aを残す（図18の（B）参照）。ケミカルメカニカルポリッシュには、図4に示す研磨装置を用いる。ケミカルメカニカルポリッシュの条件を、実施例13と同様とすることができる。Cu層54及び密着層52のケミカルメカニカルポリッシュ法による除去には、K₄Fe(CN)₆+H₂Oを用いる。

〔0135〕〔工程-1340〕その後、銀（Ag）層

から成る第2の金属配線層50Bをスパッタ法にて全面に形成する(図19の(A)参照)。Ag層の形成を、実施例13の[工程-730]と同様とすることができる。こうして第1の金属配線層50Aの表面がAg層から成る第2の金属配線層50Bで被覆される。

【0136】[工程-1350] 次に、ケミカルメカニカルポリッシュ法によって絶縁層12上のAg層から成る第2の金属配線層50Bを化学的及び機械的に研磨して除去し、溝部14内にAg層から成る第2の金属配線層50Bを残し、第1及び第2の金属配線層50A、50Bから成る配線を形成する(図19の(B)参照)。ケミカルメカニカルポリッシュの条件は、実施例13と同様とすることができる。尚、Ag層のケミカルメカニカルポリッシュ法による除去には I_2+KI の混合水溶液を用いる。

【0137】実施例13においては、従来の配線形成方法のように金属配線層のレジストパターニング処理及びドライエッチング処理が不要となり、レジストパターニング時の光の散乱の問題、エッチングが不均一となる問題を回避することができる。また、配線上の絶縁膜の形成及びかかる絶縁膜の平坦化処理も不要である。また、第1の金属配線層50Aの表面は第2の金属配線層50Bによって一層確実に被覆されているので、第1の金属配線層50Aを構成するCu層54の酸化を防止することができる。

【0138】実施例13においては、第1の金属配線層50A及び第2の金属配線層50Bの除去を専らケミカルメカニカルポリッシュ法にて行ったが、実施例8と同様にドライエッチング法によるエッチバックにて除去することもできる。

【0139】また、実施例13にて説明した本発明の第3の態様に係る半導体装置の配線形成方法と、実施例9あるいは実施例10にて説明したサイドウォールの形成とを組み合わせることもできる。更には、実施例11あるいは実施例12におけるAg層56の代わりに、実施例13にて説明した配線形成方法を適用することもできる。

【0140】(実施例14) 実施例11におけるAg層56の代わりに、実施例13にて説明した配線形成方法を適用する場合の工程のフローのみを、以下に説明する。尚、第1及び/又は第2の金属配線層をケミカルメカニカルポリッシュ法にて除去する代わりに、実施例8と同様にドライエッチング法にてエッチバックすることも除去することもできる。

【0141】[工程-1400] 基体上への、素子分離領域、ゲート領域の形成。LDDイオン注入。ゲートサイドウォールの形成。ソース・ドレイン領域形成のための不純物イオン注入。

【工程-1410】 SiO_2 及びBPSGの2層から成る第1の絶縁層の形成及びリフロー処理。

【工程-1420】第1の絶縁層上への SiO_2 から成る第2の絶縁層の形成。

【工程-1430】第2の絶縁層への溝部の形成。

【工程-1440】第1の絶縁層への開口部の形成。

【工程-1450】Ti層/TiN層から成る密着層の開口部及び溝部を含む第2の絶縁層上へのスパッタ法による形成。

【工程-1460】密着層上へのスパッタ法によるCu層の形成。

【工程-1470】ケミカルメカニカルポリッシュによる第2の絶縁層上のCu層の除去。

【工程-1470】全面に、スパッタ法によるAg層から成る第2の金属配線層の形成。

【工程-1480】ケミカルメカニカルポリッシュ法による第2の絶縁層上の第2の金属配線層の除去。

【0142】(実施例15) 実施例12におけるAg層56の代わりに、実施例13にて説明した配線形成方法を適用する場合の工程のフローのみを、以下に説明する。尚、第1及び/又は第2の金属配線層をケミカルメカニカルポリッシュ法にて除去する代わりに、実施例8と同様にドライエッチング法にてエッチバックすることも除去することもできる。

【0143】[工程-1500] 基体上への、素子分離領域、ゲート領域の形成。LDDイオン注入。ゲートサイドウォールの形成。ソース・ドレイン領域形成のための不純物イオン注入。

【工程-1510】 SiO_2 及びBPSGの2層から成る第1の絶縁層の形成及びリフロー処理。

【工程-1520】第1の絶縁層への開口部の形成。

【工程-1530】第1の絶縁層上への第1の密着層及び第1のCu層から成る第1の金属配線層のスパッタ法による形成。

【工程-1540】ケミカルメカニカルポリッシュ法による第1の絶縁層上の第1の金属配線層の除去。これによって、開口部に第1の金属配線層が埋め込まれた所謂コンタクトホールを形成。

【工程-1550】全面に、 SiO_2 から成る第2の絶縁層の形成。第2の絶縁層への溝部の形成。

【工程-1560】第2の絶縁層上への第2の密着層及びCu層のスパッタ法による形成。

【工程-1570】ケミカルメカニカルポリッシュによる第2の絶縁層上のCu層及び第2の密着層の除去。

【工程-1580】全面に、スパッタ法によるAg層から成る第2の金属配線層の形成。

【工程-1590】ケミカルメカニカルポリッシュ法による第2の絶縁層上の第2の金属配線層の除去。

【0144】以上、本発明を好ましい実施例に基づき説明したが、本発明はこれらの実施例に限定されるものではない。実施例にて用いた各種材料や条件は例示であり、適宜変更することができる。場合によっては、溝部

14, 14Bの代わりに開口部を形成することができる。

【0145】絶縁層は専ら SiO_2 あるいは SiO_2 とBPSGの組み合わせから成るものとして説明したが、これらの代わりに、BPSG、PSG、BSG、AsSG、PbSG、SbSG、SOG、SiONあるいはSiN等の公知の絶縁材料、あるいはこれらの絶縁層を積層したものから構成することができる。

【0146】実施例1～実施例6においては、Ag層20の形成は、 Ag_2CO_3 を原料として用いた化学気相析出法にて行ったが、その代わりに、 AgNO_3 、 AgBr 若しくは AgI を原料として用いた化学気相析出法にて行うことができる。これらの場合のCVD条件、及び図3に示したCVD装置において第1及び第2のヒーター206, 210によって配管204及びCVDチャンバ導入部208内を流れる原料ガスの加熱条件を以下に例示し、併せて反応式を示す。

【0147】原料： AgNO_3
原料源温度：150°C
使用ガス： $\text{AgNO}_3/\text{Ar}/\text{H}_2=10/25/$ 20
1000sccm
圧力： $2.6 \times 10^3 \text{ Pa}$
基板加熱温度：450°C
ガス加熱条件：140°C以上
反応式： $2\text{AgNO}_3 + 7\text{H}_2 \rightarrow 2\text{Ag} + 2\text{NH}_3 \uparrow + 4\text{H}_2\text{O} \uparrow$

【0148】原料： AgBr
原料源温度：450°C
使用ガス： $\text{AgBr}/\text{Ar}/\text{H}_2=10/75/$
1000sccm
圧力： $2.6 \times 10^3 \text{ Pa}$
基板加熱温度：500°C
ガス加熱条件：434°C以上
パワー：500W (プラズマCVD)
反応式： $2\text{AgBr} + \text{H}_2 \rightarrow 2\text{Ag} + 2\text{HBr} \uparrow$

【0149】原料： AgI
原料源温度：560°C
使用ガス： $\text{AgI}/\text{Ar}/\text{H}_2=10/100/$
1000sccm
圧力： $2.6 \times 10^3 \text{ Pa}$
基板加熱温度：600°C
ガス加熱条件：552°C以上
パワー：500W (プラズマCVD)
反応式： $2\text{AgI} + \text{H}_2 \rightarrow 2\text{Ag} + 2\text{HI} \uparrow$

【0150】実施例7～実施例15において、Cu層及び/又はAg層をスパッタ法にて形成する代わりに、CVD法にて形成することができる。CVD法によるCu層の形成条件を以下に例示する。

使用ガス： $\text{Cu}(\text{HFA})_2/\text{H}_2=10/100$ 50

0sccm

圧力： $2.6 \times 10^3 \text{ Pa}$

基板加熱温度：350°C

パワー：500W

尚、HFAとは、ヘキサフルオロアセチルアセトネートの略である。

【0151】密着層を、Ti層/TiN層の代わりに、Ti層、あるいはTiN層から構成することもできる。この場合の、Ti層又はTiN層の形成条件は、実施例1の【工程-120】にて説明したTi層18A、TiN層18Bの形成条件と同様とすることができる。あるいは又、密着層を、下からAg層/Ti層の2層構造とすることもできる。この場合、Ag層を、以下の条件のスパッタ法にて形成することができる。また、Ti層の形成条件は、実施例1の【工程-120】にて説明したTi層18Aの形成条件と同様とすることができる。

Ag層のスパッタ条件

使用ガス： $\text{Ar}=100\text{sccm}$

パワー：4kW

圧力：0.47Pa

成膜温度：200°C

膜厚：50nm

【0152】密着層を構成するTiNの代わりに、TiONやTiWを用いることもできる。また、場合によっては、溝部の形成、サイドウォールの形成、密着層の形成の順序を変更して、溝部の形成、密着層の形成、サイドウォールの形成の順とすることもできる。また、Ti、TiN等の密着層を構成する金属層又は金属化合物層は、CVD等の成膜法で形成することができる。

30 【0153】基体としては、シリコン半導体基板、あるいはソース・ドレイン領域が形成された半導体基板の他にも、 MgO 基板、 GaAs 基板、超伝導トランジスタ基板、下層配線層が形成された絶縁層、接続孔（コンタクトホール、ビヤホール、スルーホール）を形成して電氣的接続を形成する必要があるゲート電極等の各種素子部、薄膜トランジスタを作製するための各種基板上に形成されたシリコン層等を挙げることができる。

【0154】実施例6においては、所謂ブランケットタングステンCVD法を用いて開口部14A内にタングステンプラグを形成したが、代わりに、所謂タングステン選択CVD法にて開口部14A内にタングステンプラグを形成してもよい。この場合の条件を、例えば以下のとおりとすることができる。使用ガス： $\text{WF}_6/\text{SiH}_4/\text{H}_2/\text{Ar}=10/7/1000/1$ 40
0sccm

温度：260°C

圧力：26Pa

【0155】本発明は、MOS半導体装置以外の他の半導体装置（例えば、バイポーラトランジスタ、CCD）にも適用できる。

【0156】スパッタ法は、マグネトロンスパッタリング装置、DCスパッタリング装置、RFスパッタリング装置、ECRスパッタリング装置、また基板バイアスを印加するバイアススパッタリング装置等各種のスパッタリング装置にて行うことができる。

【0157】本発明の第1の態様に係る配線構造においてはAg層の下に、また、本発明の第2の態様に係る配線構造においてはCu層の下に、あるいは又、密着層の下に配線層若しくは接統孔に、Mo、Ti等の高融点金属、又は、TiW、ZrN、W、WC、TiC、その他

【0158】

【発明の効果】本発明においては、配線を形成するためのフォトリソグラフィ技術及びドライエッチング技術による金属配線層のパターニング工程が不要である。従って、従来のフォトリソグラフィ技術における光の乱反射、あるいはドライエッチングにおけるエッチングの不均一性やコロージョンの問題を回避することができる。

【0159】また、微細な配線を有する半導体装置の作製において、従来のように配線上に形成された絶縁膜の形成、あるいはかかる絶縁膜の研磨を行わずに、配線を含む絶縁層の完全なる平坦化が可能となる。従来のSiO₂系絶縁膜は研磨における選択性が乏しいために研磨の制御性が乏しかったが、金属配線層の研磨は絶縁層に対する選択性が大きいので、研磨の制御性も格段に向上する。

【0160】更に、溝部又は開口部内のみに金属配線層を残すために、ケミカルメカニカルポリッシュ法あるいはドライエッチング法によるエッチバックを採用することによって、従来の技術を基本的にはそのまま用いることができ、半導体装置の製造コストが増加することもない。

【0161】尚、溝部又は開口部内にサイドウォールを形成することで、金属配線層の酸化を防止でき、しかも金属配線層によって溝部又は開口部を安定して埋め込むことができる。

【0162】本発明の第1の態様に係る配線構造及び配線形成方法においては、Al系合金より耐エレクトロマイグレーション性を有するAg層から配線構造を構成するので半導体素子の信頼性が従来より向上する。更に、AgはAl系合金より抵抗が低いので半導体素子の応答スピードが期待できる。

【0163】本発明の第2の態様に係る配線構造、並びに第2及び第3の態様に係る配線形成方法においては、Al系合金より耐エレクトロマイグレーション性を有するCu層から金属配線層を構成するので半導体素子の信頼性が従来より向上する。また、Cu層の表面はAg層で被覆されているので、Cu層の酸化を防ぐと同時に、

Agの低抵抗性によって配線抵抗を低く保つことができる。従来、Cuは酸化等の問題でプロセス限定の必要があったが、酸素雰囲気熱処理等のプロセスを用いることが可能になる。

【0164】本発明の銀薄膜形成方法により、AgのCVDが可能となり、溝部や開口部へのAgの完全埋め込みが可能となる。

【0165】更には、本発明のCVD装置においては、CVDチャンバへのソース供給配管及びCVDチャンバの接統部を高い温度に保持できるので、安定して原料ガスを供給することができる。

【図面の簡単な説明】

【図1】実施例1の半導体装置の配線構造の模式的な図である。

【図2】実施例1の配線形成方法の各工程を説明するための半導体素子等の模式的な一部断面図である。

【図3】本発明のCVD装置の模式図である。

【図4】本発明の実施に適した研磨装置の模式図である。

【図5】実施例3のサイドウォール形成工程を説明するための半導体素子等の模式的な一部断面図である。

【図6】実施例4の半導体装置の配線構造の模式的な図である。

【図7】実施例4の配線形成方法の各工程を説明するための半導体素子等の模式的な一部断面図である。

【図8】図7に引き続き、実施例4の配線形成方法の各工程を説明するための半導体素子等の模式的な一部断面図である。

【図9】実施例5の配線形成方法の工程を説明するための半導体素子等の模式的な一部断面図である。

【図10】図9に引き続き、実施例5の配線形成方法の工程を説明するための半導体素子等の模式的な一部断面図である。

【図11】実施例6の配線形成方法の工程を説明するための半導体素子等の模式的な一部断面図である。

【図12】実施例7の半導体装置の配線構造の模式的な図である。

【図13】実施例7の配線形成方法の各工程を説明するための半導体素子等の模式的な一部断面図である。

【図14】実施例9のサイドウォール形成工程を説明するための半導体素子等の模式的な一部断面図である。

【図15】実施例11の半導体装置の配線構造の模式的な図である。

【図16】実施例11の配線形成方法の各工程を説明するための半導体素子等の模式的な一部断面図である。

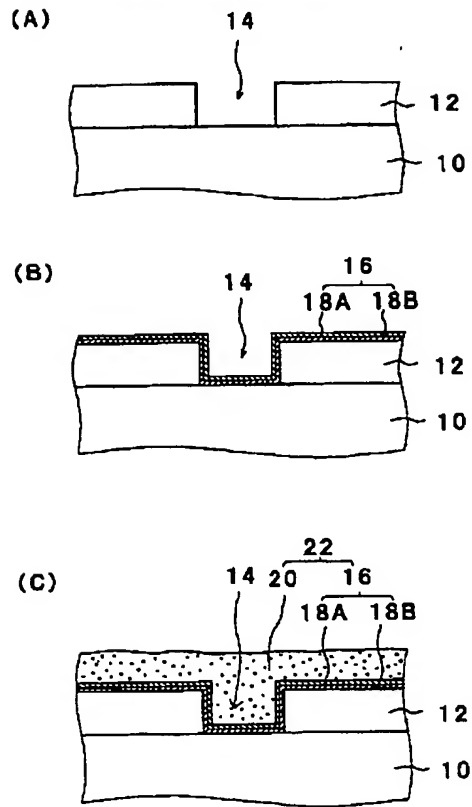
【図17】実施例12の配線形成方法の各工程を説明するための半導体素子等の模式的な一部断面図である。

【図18】実施例13の配線形成方法の各工程を説明するための半導体素子等の模式的な一部断面図である。

【図19】図18に引き続き、実施例13の配線形成方

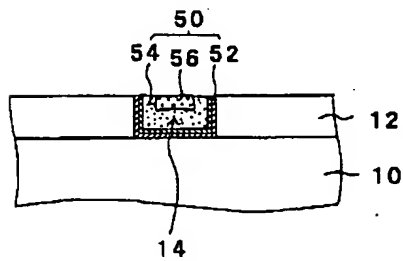
【図2】

(実施例1の配線形成方法)

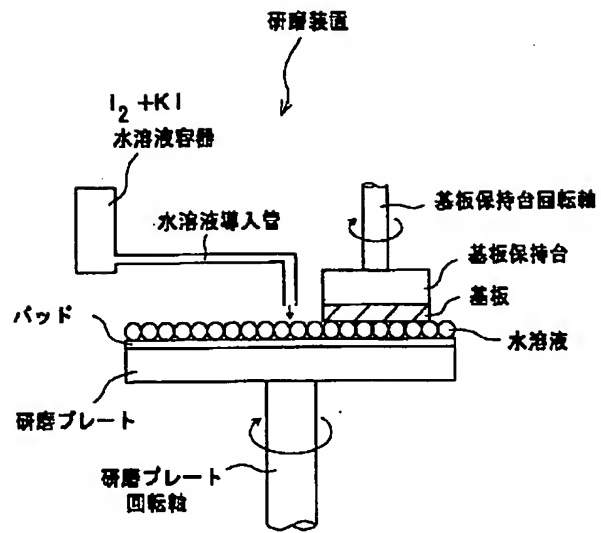


【図12】

(実施例7の配線構造)

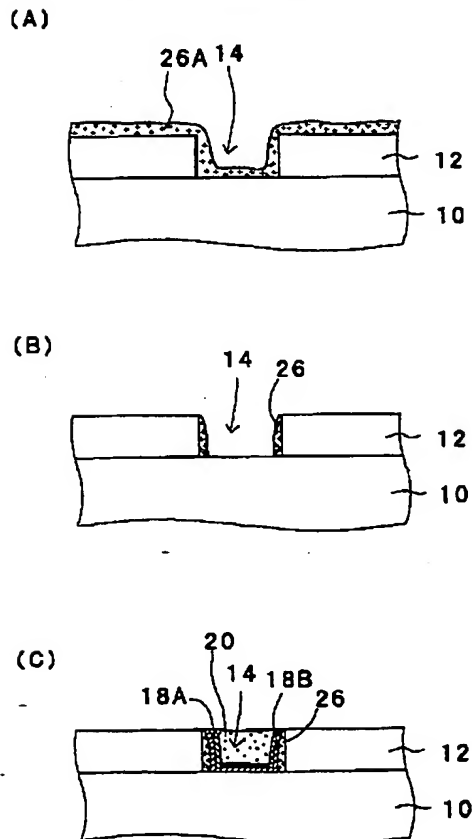


【図4】



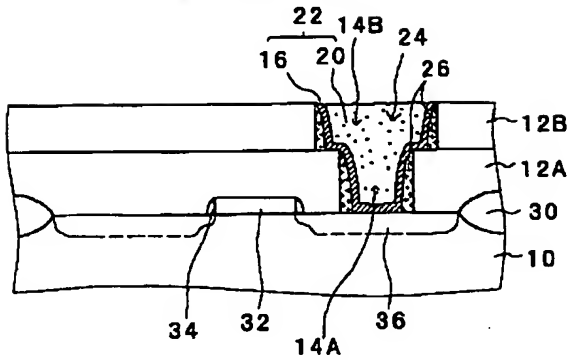
【図5】

(実施例3の配線形成方法)



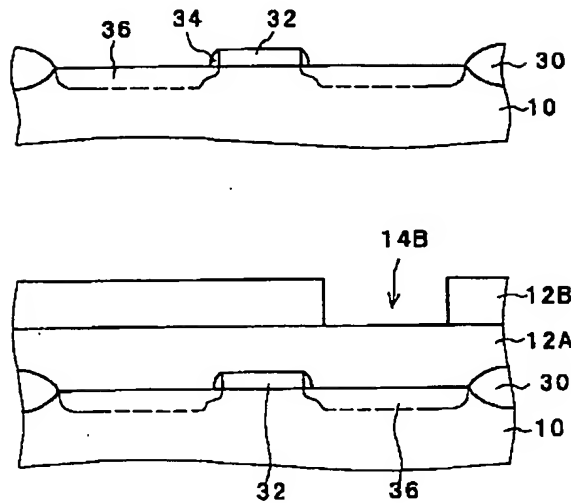
【図6】

(実施例4の配線構造)



【図7】

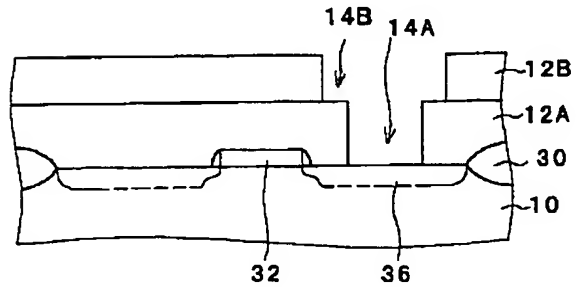
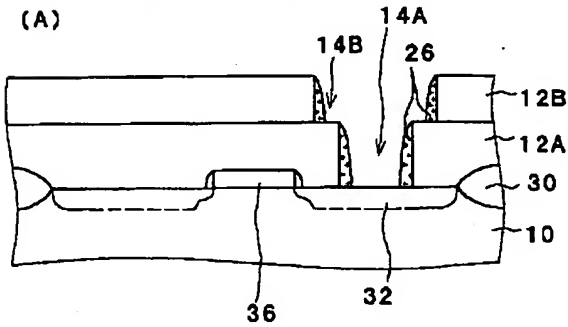
(実施例4の配線形成方法)



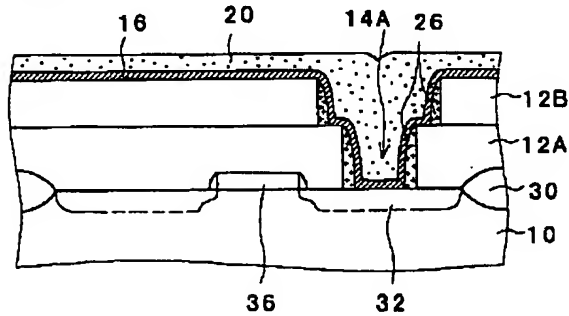
【図8】

(実施例4の配線形成方法) (続き)

(A)

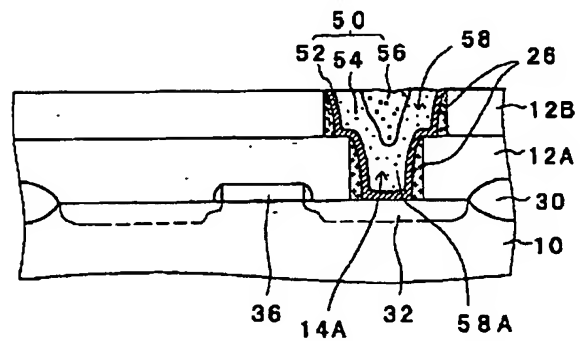


(B)



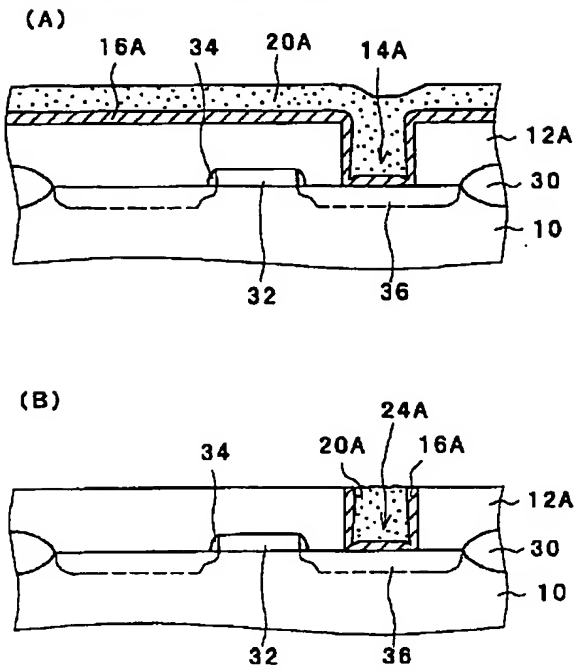
【図15】

(実施例11の配線構造)



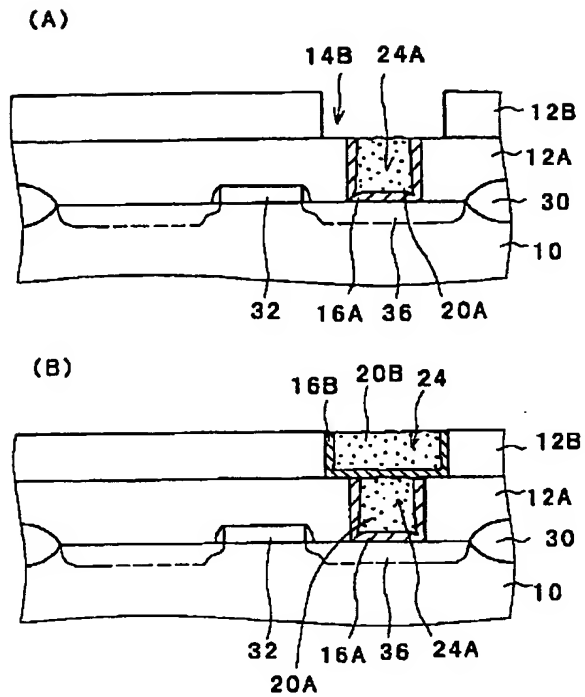
【図9】

(実施例5の配線形成方法)



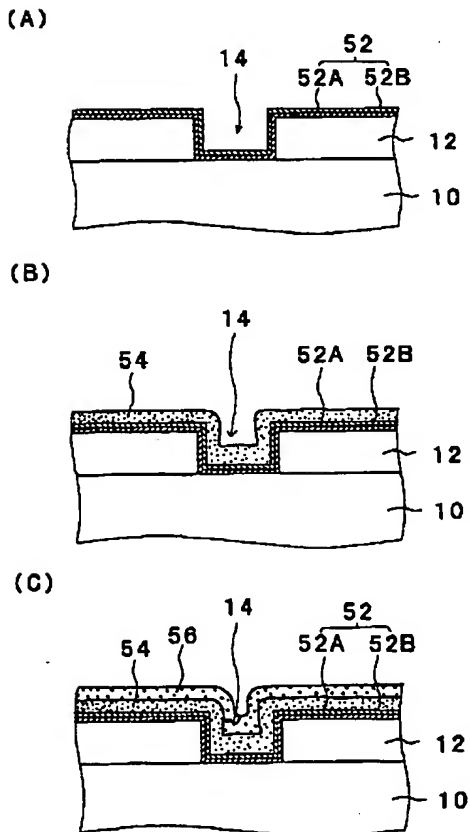
【図10】

(実施例5の配線形成方法) (続き)



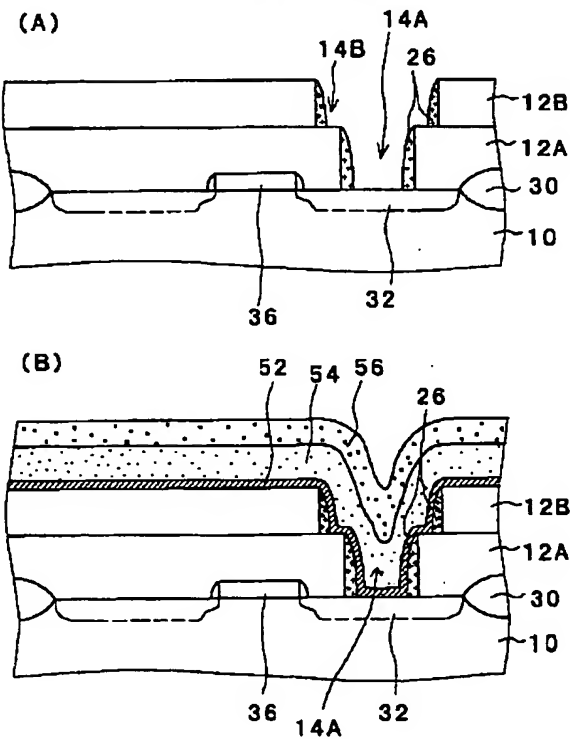
【図13】

(実施例7の配線形成方法)



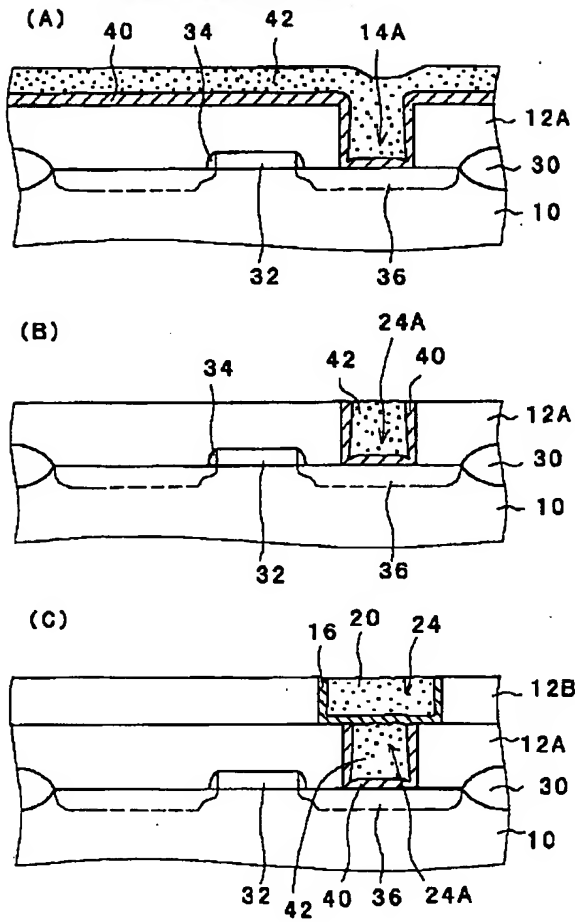
【図16】

(実施例11の配線形成方法)



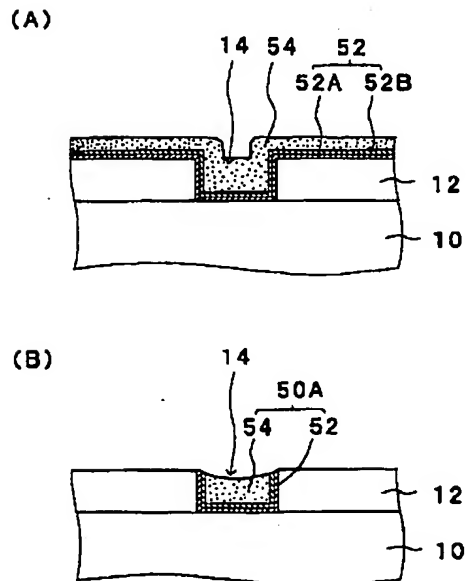
【図11】

(実施例6の配線形成方法)



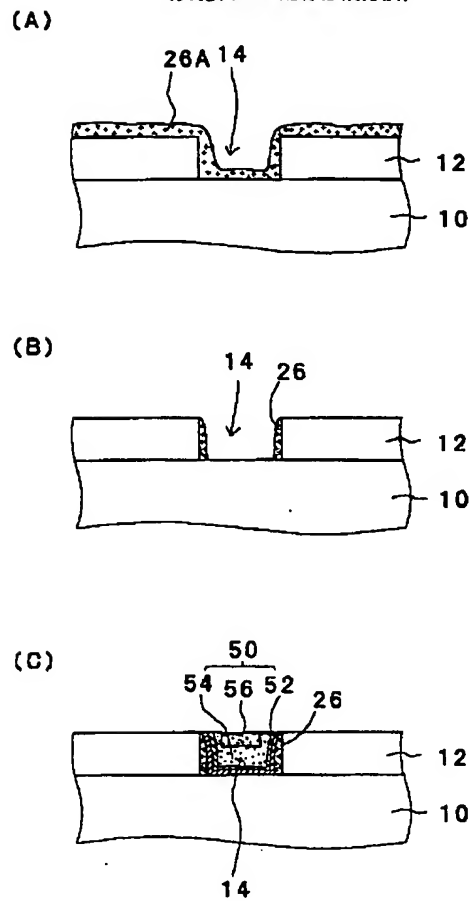
【図18】

(実施例13の配線形成方法)



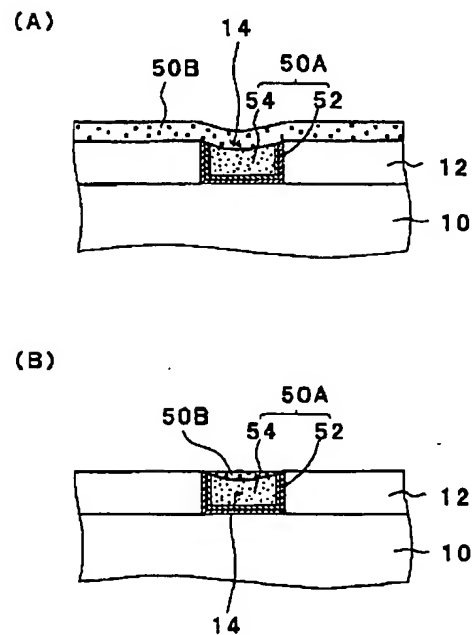
【図14】

(実施例9の配線形成方法)



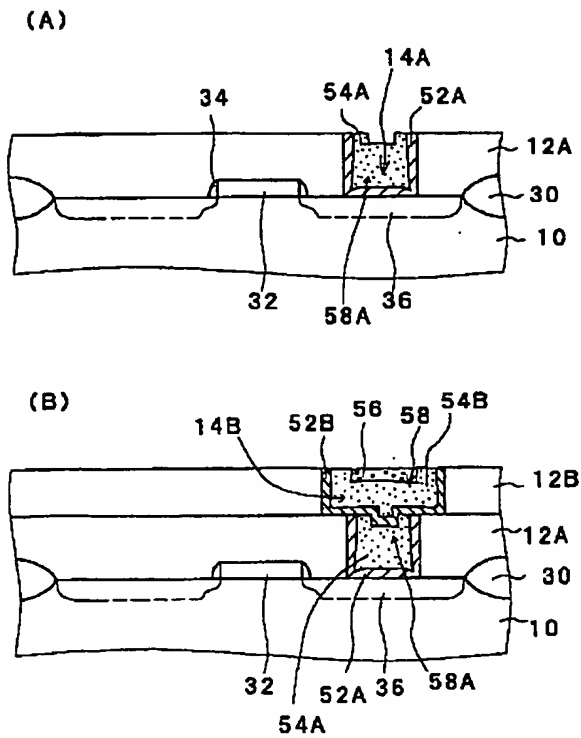
【図19】

(実施例13の配線形成方法) (続き)



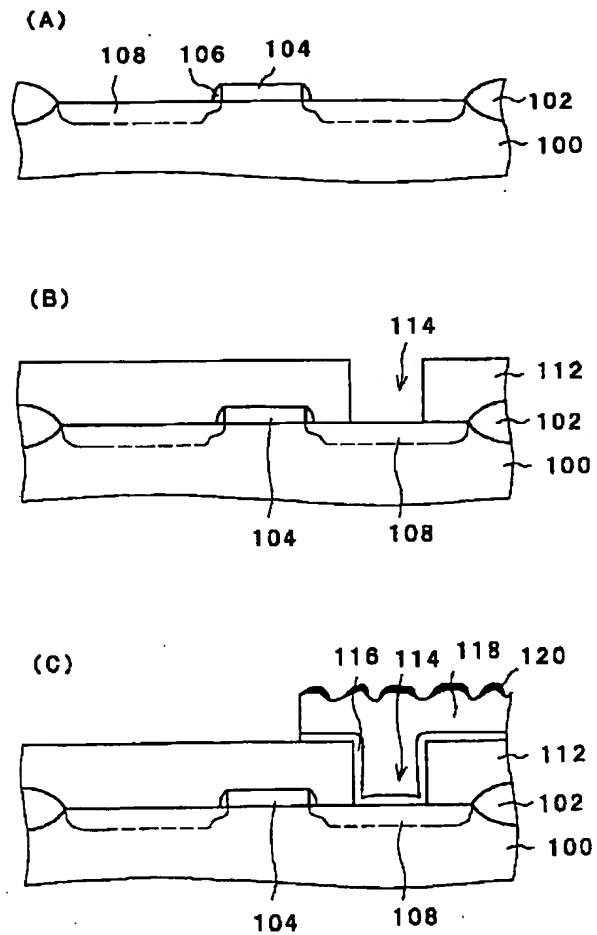
【図17】

(実施例12の配線形成方法)



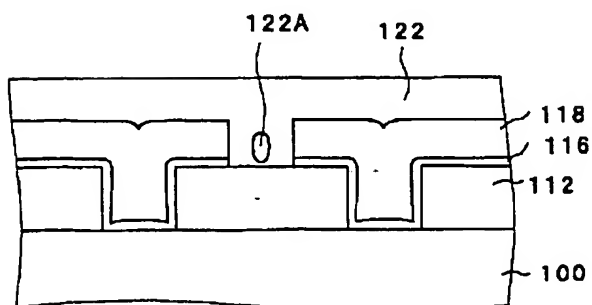
【図20】

(従来技術, その1)



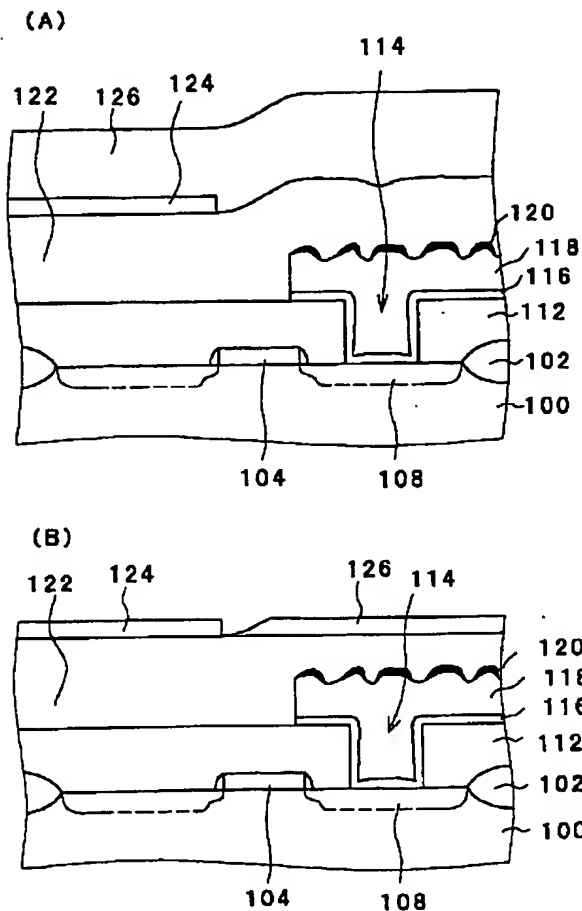
【図23】

(従来技術における問題点)



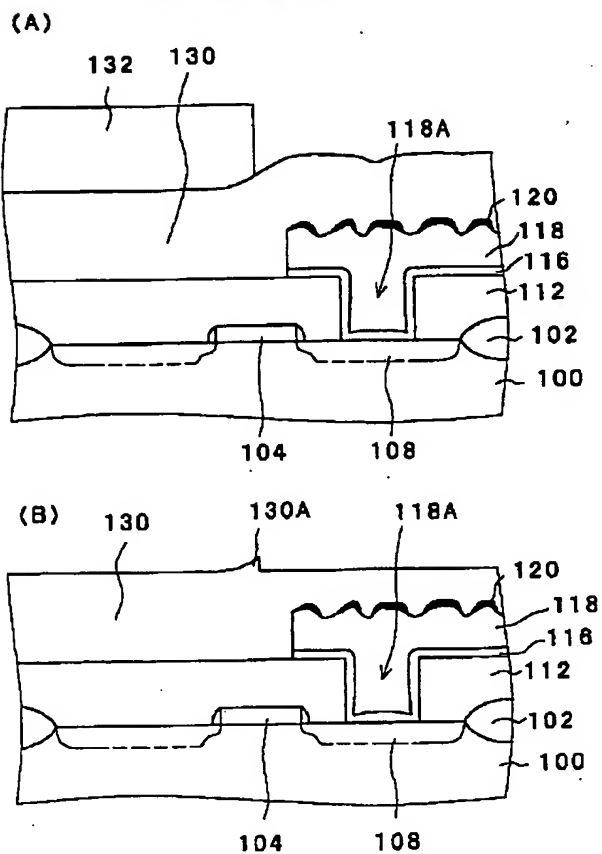
【図21】

(従来技術, その1) (続き)



【図22】

(従来技術, その2)



フロントページの続き

(51) Int. Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/3205